Capitolo 4

L'Interruttore bidirezionale e tecniche di commutazione

4.1 Implementazione dell' interruttore bidirezionale

L'interruttore bidirezionale è un interruttore che deve essere in grado di lavorare su quattro quadranti di un immaginario piano tensione-corrente [1]. In passato gli interruttori bidirezionali non esistevano, quindi nella costruzione di prototipi si utilizzavano componenti discreti, oggi invece si possono trovare sul mercato moduli integrati con singoli interruttori bidirezionali o moduli integrati con sei o diciotto interruttori di questo tipo per la costruzione del convertitore a matrice.

In Figura 4.1 si vedono alcune soluzioni per la realizzazione dell'interruttore bidirezionale utilizzate nella costruzione dei diversi prototipi e proposte in letteratura [1], [2], [5].



a) a ponte a diodi.

b) due IGBT in antiparallerlo con diodo in serie. c) due NPT-IGBT in antiparallelo.

Figura 4.1 Possibili configurazioni di interruttore bidirezionale.

In Figura 4.1 a) è rappresentata la prima soluzione proposta, un ponte a diodi con l'aggiunta di un componente attivo. Il vantaggio di questa soluzione è quello di avere un solo componente attivo, ma ha anche dei grossi svantaggi. Per primo ci sono tre componenti statici in serie che causerebbero elevate perdite [6], secondo non è possibile controllare la direzione della corrente durante le commutazioni, quindi le commutazioni avverrebbero con la legge "chiudi prima di aprire" o "apri prima di chiudere" [7].

Usando al legge "chiudi prima di aprire" quando avviene una commutazione si creerebbe un corto circuito tra le fasi d'ingresso e questo potrebbe causare la distruzione degli interruttori.

Usando la legge "apri prima di chiudere" quando avviene una commutazione si disconnette la corrente di carico e questo fa si che nascono delle sovratensioni che porterebbero alla distruzione dell'interruttore. In entrambi i casi sono necessari componenti aggiuntivi quali induttanze in serie per limitare il corto circuito come proposto in [2],[3] o circuiti snubber per limitare le sovratensioni come proposto [4].

Con questo tipo di soluzione per la costruzione del convertitore a matrice servirebbero 36 diodi e 9 IGBT, con 9 alimentazioni isolate una per IGBT.

In Figura 4.1 b è proposta la soluzione di due IGBT in antiparallelo con diodo in serie [1],[6]-[8]. In figura è stata proposta la soluzione a collettore comune ma esiste anche la soluzione ad emettitore comune. Con questo tipo di soluzione la caduta di tensione ai capi dell'interruttore bidirezionale durante la fase di conduzione è data dalla serie dell'IGBT e del diodo, ovvero due componenti, inoltre si controlla la direzione della corrente durante le commutazione non creando problemi di disconessione di correnti al carico o eventuali corto circuiti tra le tensioni in ingresso. Per la costruzione del convertitore matrice sono neccessari 18 diodi e 18 IGBT; per quel che riguarda le alimentazioni isolate dipende dalla configurazione che si intende adottare:

- 1 emettitore comune: 9 alimentazioni isolate;
- 2 collettore comune: 6 alimentazioni isolate.

Nel caso di potenze ridotte è preferibile utilizzare la soluzione a collettore comune come nel caso dei moduli EUPEC e prototipi IRCI, in questo modo si risparmia sulle alimentazioni isolate, mentre invece nel caso di elevate potenza è preferibile utilizzare la soluzione ad emettitore comune per avere un modulo di potenza più compatto e quindi limitare gli inconvenienti durante le commutazioni, come nei moduli DYNEX.

L'ultima configurazione proposta in Figura 4.1 c consiste in due NPT-IGBTs in antiparallelo [5]. Questo tipo di componete (NPT-IGBT) è in grado resistere alla tensione inversa, questo fa si che nello stato di conduzione un solo componente è attraversato dalla corrente, quindi le perdite di conduzione sono inferiori rispetto alla soluzione di due IGBT con due diodi, ma allo stesso tempo le perdite in commutazione sono molto più elevate, e quindi ci si deve limitare a basse frequenze di commutazione, andando a creare ulteriori problemi nel dimensionamento del filtro di ingresso.

4.2 Tecniche di commutazione per interruttori bidirezionali con componenti in antiparallelo

Negli anni novanta sono stati pubblicati una serie di lavori in cui si utilizza come configurazione quella a componenti in antiparallelo [6]-[14]. Allo stesso tempo si sono sviluppate diverse tecniche di commutazione, per eliminare le induttanze in ingresso, che limitavano la corrente di corto circuito, e i circuiti snubber che proteggevano l'interruttore da eventuali sovratensioni.

Per studiare il problema delle commutazioni è sufficiente, considerando come soluzione per l'interruttore bidirezionale quella di Figura 4.1 b, analizzare la topologia del convertitore a matrice considerando una sola fase di uscita come in Figura 4.2.



Figura 4.2 Tre fasi di ingresso collegate ad un'unica fase di uscita del convertitore a matrice.

In Figura 4.2 le lettere n, e p usate come indice degli IGBT e servono ad indicare qual' è l'IGBT che conduce se la corrente è positiva (p entrante al carico) e negativa (n uscente dal carico).

Quando la fase di uscita deve commutare tra due fasi di ingresso si devono rispettare le seguenti leggi:

- 1 la commutazione non deve causare corti circuiti tra le fasi in ingresso, poiché la corrente di corto distrugge l'interruttore;
- 2 la commutazione non deve mai causare interruzioni della corrente di carico, per non causare delle sovratensioni ai capi dell' interruttore, altrimenti si distrugge l'interruttore stesso.

Nei paragrafi successivi si analizzeranno diverse tecniche di commutazione.

4.3 Commutazione a quattro passi basata sulla lettura del segno della corrente di uscita

Questa strategia è stata proposta per la prima volta in [1]. Per poter applicare questa strategia si deve conoscere il segno della corrente di uscita Io. Questa tecnica afferma che quando la fase di uscita è connessa alla fase di ingresso ad esempio E1 (Figura 4.3), gli IGBT dell'interruttore bidirezionale BS1 devono essere entrambi chiusi. Durante una commutazione tra la fase E1 e la fase E2, non si possono comandare simultaneamente gli IGBT di BS1 e BS2, altrimenti si potrebbero verificarsi un corto circuito tra le fasi di ingresso e una discontinuità della corrente di carico in quanto gli IGBT sia per accendersi e per spegnersi necessitano di un tempo.



Figura 4.3 Circuito generale relativo ad una commutazioni tra due fasi.

I possibili stati che possono essere usati dagli IGBT in questa configurazione sono elencati in Tabella 4.1. Con il numero 1 si intende IGBT acceso con il numero 0 IGBT spento. Si nota che negli stati 1 e 2 la corrente di carico può cambiare segno, mentre negli altri stati se ciò avviene si avrebbe una discontinuità della corrente di carico. Supponiamo ora di dover commutare dalla fase

E1 alla fase E2, e assumendo la corrente Io positiva, di conseguenza dallo stadio 1.

La sequenza di commutazione è la seguente:

- 1 si deve aprire l'IGBT che non conduce, nel nostro caso S1n (stadio 3);
- 2 si deve chiudere l'IBGT che condurrà la corrente, nel nostro caso S2p (stadio 7);
- 3 si deve aprire l'IGBT che conduceva corrente, nel nostro caso S1p (stadio 5);
- 4 si deve chiudere l'IGBT in antiparallelo a quello acceso da poco, S2n (stadio 2).

Stadio	S1p	S1n	S2p	S2n	Segno Io	
1	1	1	0	0	+ -	
2	0	0	1	1	+ -	
3	1	0	0	0	+	
4	0	1	0	0	-	
5	0	0	1	0	+	
6	0	0	0	1	-	
7	1	0	1	0) +	
8	0	1	0	1	-	

Tabella 4.1 Possibili configurazioni che possono assumere gli IGBT (quattro passi in corrente).

Se invece la corrente di carico Io è negativa la sequenza di commutazione cambia nel seguente modo:

1 si deve aprire l'IGBT che non conduce, nel nostro caso S1p (stadio 4);

2 si deve chiudere l'IBGT che condurrà la corrente, nel nostro caso S2n (stadio 8);

3 si deve aprire l'IGBT che conduceva corrente, nel nostro caso S1n (stadio 6);

4 si deve chiudere l'IGBT in antiparallelo a quello acceso da poco, S2p (stadio 2).

Simmetricamente si fa lo stesso per la commutazione dalla fase E2 alla fase E1.

Il tempo di ritardo tra uno passo e l'altro dipende dalla taglia dell'IGBT e dal driver che si utilizza.

In Figura 4.4, si può osservare che l'istante vero e proprio della commutazione non avviene sempre allo stesso passo ma dipende dalla tensione V_{12} .

Durante la commutazione la corrente non può cambiare segno, ma se il sensore del segno della corrente ha una buona risoluzione l'inconveniente potrebbe verificarsi solo quando la corrente è molto vicina allo zero, in questo situazione eventuali disconessioni della corrente di carico non sono in grado di causare delle sovratensioni pericolose.



Figura 4.4 Istanti reali di commutazione nella commutazione da E1 a E2, e inversa: strategia 4 passi in corrente.

Il tempo di ritardo tra i diversi passi potrebbe essere costante [13], [15] o avere valori diversi ma costanti [16] o avere valori variabili [17]. La somma dei ritardi di ogni passo determina il

minimo duty cycle applicabile dal convertitore. Questo tipo di tecnica di commutazione è facilmente implementabile su dispositivi quali CPLD e FPGA.

In Tabella 4.2 sono elencati tutti gli stati ammissibili per tre fasi di ingresso del convertitore a matrice e una di uscita.

Con questa tecnica di commutazione non sono necessari circuiti aggiuntivi quali snubber.

Stato	S1p	S1n	S2p	S2n	S3p	S3n	Segno Io
1	1	1	0	0	0	0	+ -
2	0	0	1	1	0	0	+ -
3	0	0	0	0	1	1	+ -
4	1	0	0	0	0	0	+
5	0	1	0	0	0	0	-
6	0	0	1	0	0	0	+
7	0	0	0	1	0	0	-
8	0	0	0	0	1	0	+
9	0	0	0	0	0	1	-
10	1	0	1	0	0	0	+
11	0	1	0	1	0	0	-
12	1	0	0	0	1	0	+
13	0	1	0	0	0	1	-
14	0	0	1	0	1	0	+
15	0	0	0	1	0	1	-

Tabella 4.2 Lista degli stati ammissibili degli IGBT per tre fasi di ingresso e una di uscita del Convertitore a Matrice (quattro passi in corrente).

4.4 Commutazione a due passi basata sulla lettura del segno della corrente di uscita

Questa strategia di commutazione fu proposta prima in [7] e [11] e più di recente in [18], [19]. Con riferimento alla Figura 4.3, l'idea principale di questa tecnica è quella di tenere acceso solo un IGBT alla volta e più precisamente quello in conduzione, mentre tutti gli altri sono spenti.

Se la corrente dovesse avere un valore molto piccolo prossimo allo zero, gli IGBT accesi diventerebbero due ad esempio S1p e S1n, a questo punto però se si dovesse fare una commutazione di fase nascerebbero dei problemi, in quanto lo stadio intermedio disconnetterebbe il carico (Figura 4.5).



Figura 4.5 Istanti di commutazione tra le fasi E1 ed E2 ed inversa (strategia a due passi in corrente).

Questa strategia di commutazione rispetto alla quattro passi ha il vantaggio di essere più veloce, e quindi il minimo duty cycle sarebbe inferiore, ma ha anche dei grossi svantaggi: le commutazioni interne possono creare dei problemi durante le normali commutazioni correndo il rischio di disconnettere il carico e di cortocircuitare le fasi in ingresso, e per evitare ciò si dovrebbero introdurre delle particolari procedure come in [11] o [20].

4.5 Commutazione a quattro passi basata sulla lettura della tensione di ingresso

Esistono delle tecniche di commutazione basate sulla lettura della tensione in ingresso proposte in [1] ed implementate in [8], [10], [21].

L'idea di base proposta in [8], denominata "Staggered commutation" è di riprodurre le stesse condizioni che si verificano in automatico in un normale VSI, andando ad accendere degli IGBT con la funzione di libera circolazione.



Figura 4.6 Staggered Commutation. V12 è la tensione di commutazione tra la fase entrante e la fase uscente.

Per capire meglio questo tipo di tecnica facendo riferimento alla Figura 4.6, i passi di commutazione sono:

- 1 si accende l'IGBT "di libera circolazione" dell'interruttore bidirezionale che entrerà in conduzione (nel caso S1n);
- 2 si spegne l'IGBT di "non libera circolazione" dell'interruttore bidirezionale che esce dalla conduzione (nel caso S2n);
- 3 si accende l'IGBT di "non libera circolazione" dell'interruttore bidirezionale della fase entrante (nel caso S1p);
- 4 si spegne l'IGBT di "libera circolazione" dell'interruttore bidirezionale della fase entrante (nel caso S2p).

Se la tensione V12 è negativa, allora gli IGBT di "non libera circolazione" diventano di "libera circolazione" e viceversa.

In Figura 4.7, si vedono tutti i passi di commutazione tra la fase E1 e la fase E2, sia per tensioni V_{12} positive che negative.



Figura 4.7 Diagramma della commutazione a quattro passi basato sulla lettura delle tensioni in ingresso.

Si può osservare che l'istante di commutazione non avviene sempre allo stesso tempo, ma dipende dalla corrente di uscita. Inoltre se durante una commutazione la tensione V_{12} cambia di segno ci sarebbero dei corto circuiti tra le fasi di ingresso, ma la tensione avrebbe un valore molto modesto e non distruggerebbe gli IGBT.

I singoli passi potrebbero essere costanti e uguali tra loro ma potrebbero anche essere diversi e variabili proprio come nella tecnica a quattro passi in corrente. Questa tecnica può essere implementata senza grossi problemi su dispositivi CPLD o FPGA.

Stadio	S1p	S1n	S2p	S2n	Segno V12	
Ι	1	1	0	0	+ -	
II	0	0	1	1	+ -	
Ш	1	1	1	0	+	
IV	1	1	0	1	-	
V	0	1	1	1	+	
VI	1	0	1	1	-	
VI	0	1	1	0	+	
VIII	1	0	0	1	-	

Tabella 4.3 Possibili configurazioni che possono assumere gli IGBT (quattro passi in tensione).

4.6 Commutazione a due passi basata sulla lettura della tensione in ingresso

La strategia di commutazione a due passi basata sulla lettura del segno delle tensioni di ingresso è stata presentata e implementata in [10]. Questa tecnica si basa sulla tecnica a quattro passi in tensione, in modo tale che siano sempre accesi gli IGBT di "libera circolazione" per ogni fase di uscita.

Rispetto alla quattro passi ha il vantaggio di commutare più velocemente ma anche degli svantaggi, primo fra tutti la complessità nella strategia, infatti in questa tecnica i possibili stati che devono assumere gli IGBT di una fase di uscita sono 30, rispetto gli 8 della tecnica a quattro passi [

22]. Inoltre durante gli incroci delle tensioni di ingresso possono nascere dei corto circuiti tra le stesse fasi.

4.7 Commutazione a tre passi basata sulla lettura della corrente di uscita e della tensione in ingresso

Questa strategia, presentata la prima volta in [23], si basa sull'unione di due tecniche e precisamente la quattro passi con lettura del segno della corrente di uscita e quattro passi con lettura del segno della tensione di ingresso, infatti questa tecnica per essere implementata necessita della conoscenza sia del segno della corrente di uscita e della differenza di tensione tra le due fasi in cui avviene la commutazione. Grazie a queste due informazioni si è in grado di saltare un passo, inoltre un altro vantaggio di questa tecnica è quello di ottenere che l'instante reale di commutazione avviene sempre allo stesso tempo.

Con questa tecnica negli stati stabili sono accesi tutti e due gli IGBT dell'interruttore bidirezionale rendendo automatica l'inversione della corrente di carico.

Quando si deve fare una commutazione tra due fasi di ingresso ci sono due possibili diverse sequenze di commutazione.

Immaginando di commutare dalla fase E2 alla fase E1 con corrente di uscita Io positiva (in accordo con le Figura 4.2, Figura 4.3), le due sequenze di commutazione sono le seguenti.

a. Se la differenza di tensione tra la fase entrante ed uscente è positiva, allora:

1-si deve aprire l'IGBT di tipo "n" dell'interruttore bidirezionale che non conduceva;

2-si deve chiudere l'IGBT di tipo "p" dell'interruttore bidirezionale che condurrà corrente;

3-in questo ultimo passo si apre l'IGBT di tipo "p" che conduceva e in contemporanea si chiude l'IGBT di tipo "n" dell'interruttore bidirezionale che non condurrà, per ottenere così un nuovo stadio stabile. In questo ultimo step

posso aprire e chiudere questi IGBT senza correre il rischio di causare un corto circuito tra le fasi di ingresso.

Se la differenza di tensione tra la fase entrante e la fase uscente è negativa allora:

1-in questo caso posso aprire l'IGBT di tipo "n" dell'interruttore bidirezionale che conduceva e in contemporanea andare a chiudere l'IGBT di tipo "p" che condurrà la corrente. Sebbene si comandino due IGBT in contemporanea non ci sono pericoli di creare dei corto circuiti tra le fasi di ingresso;

2-si deve aprire l'IGBT di tipo "p" dell'interruttore bidirezionale della fase precedente;

3-si deve chiudere l'IBGT di tipo "n" dell'interruttore bidirezionale della fase entrante.

Se invece la corrente di uscita Io è negativa allora le sequenze sono leseguenti.

a) Se la differenza di tensione tra la fase entrante ed uscente è positiva, allora:

1-in questo caso posso aprire l'IGBT di tipo "p" dell'interruttore bidirezionale che conduceva e in contemporanea andare a chiudere l'IGBT di tipo "n" che condurrà la corrente. Sebbene si comandino due IGBT in contemporanea non ci sono pericoli di creare dei corto circuiti tra le fasi di ingresso;

2-si deve aprire l'IGBT di tipo "n" dell'interruttore bidirezionale della fase precedente;

3-si deve chiudere l'IBGT di tipo "p" dell'interruttore bidirezionale della fase entrante.

b) Se la differenza di tensione tra la fase entrante ed uscente è negativa, allora:

1-si deve aprire l'IGBT di tipo "p" dell'interruttore bidirezionale che non conduceva.

2-si deve chiudere l'IGBT di tipo "n" dell'interruttore bidirezionale che condurrà corrente.

3-in questo ultimo passo si apre l'IGBT di tipo "n" che conduceva e in contemporanea si chiude l'IGBT di tipo "p" dell'interruttore bidirezionale che non condurrà, per ottenere così un nuovo stadio stabile. In questo ultimo step posso aprire e chiudere questi IGBT senza correre il rischio di causare un corto circuito tra le fasi di ingresso.

In Figura 4.8, si vedono tutte le possibili commutazioni tra la fase 1 e la fase 3, ovvero per correnti di uscita positive e negative e per tensioni V31 positive e negative, si osserva che comunque la commutazione reale avviene sempre al medesimo passo.



Figura 4.8 Commutazione a tre passi dalla fase E1 alla fase E3, per tensioni V31 positive e negative e per correnti Io positive e negative.

In Figura 4.9, invece è rappresentata la commutazione dalla fase E1 alla fase E3 nel caso in cui la corrente di uscita Io sia positiva e la tensione V31 sia maggiore di zero.

Si può notare che nell'ultimo passo di commutazione, anche se c'è la contemporanea accensione di un IGBT ovvero S3n e lo spegnimento di S1p, non c'è pericolo di corto circuiti in quando anche se per un istante S3n e S1p sono entrambi accesi non può circolare una corrente di corto dalla fase E1 alla fase E3 in quanto la tensione V31 è positiva.

Ricapitolando i vantaggi di questa tecnica di commutazione sono quelli di diminuire di un passo la commutazione rispetto alle tecniche a quattro passi, ed inoltre la commutazione reale avviene sempre al medesimo istante. Rispetto invece alla tecniche a due passi in corrente ha il vantaggio di fare le commutazioni di corrente in maniera automatica.



Figura 4.9-Commutazione a tre passi dalla fase E1 alla fase E3 con V31=E3-E1>0 e Io>0.

4.8 Confronto con simulazioni numeriche tra la tecnica denominata tre passi e la tecnica a quattro passi basata sul segno della corrente in uscita

Per verificare la bontà della tecnica di commutazione a tre passi rispetto ad una a quattro passi in corrente si sono svolte delle simulazioni numeriche presentate in [24]. Le simulazioni sono state eseguite con un complesso modello matematico sviluppato in ambiente Microcap 7.1. Il modello tiene conto della non linearità della linea, del filtro di ingresso al convertitore, e di IGBT e diodi con caratteristiche realistiche.

La tecnica di controllo utilizzata è basata sull'impiego dei vettori di spazio, (discussa nel capitolo tre), presentata in [25].

Il circuito schematico della simulazione assieme ad alcuni parametri è mostrato in Figura 4.10.

La frequenza di commutazione del convertitore a matrice è stata posta a 8KHz ovvero un tempo di ciclo pari a 125µs.

In Figura 4.11, è mostrata la caratteristica non lineare tra l'ingresso e l'uscita del convertitore, dove d_{in} rappresenta il duty cycle richiesto in accordo con l'algoritmo proposto in [25], mentre d_{out} è il duty cycle che effettivamente applico al convertitore a matrice. Infine d_{min} è il minimo duty cycle che posso applicare in termini percentuali, funzione della tecnica di commutazione.



Figura 4.10 Circuito schematico del modello di simulazione del convertitore a matrice.

Nelle simulazioni eseguite è stato usato un ritardo per ogni passo costante e pari a 800ns. La tecnica di commutazione a quattro passi d_{min} =0.0192, mentre per la tre passi d_{min} =0.0128. Il regolatore utilizzato è quello di Figura 4.11 a.



Figura 4.11 caratteristica non lineare del convertitore a matrice.

Le espressioni dei duty cycle, presentate in [25], sono di seguito riportate.

Eq. 4.1
$$d1 = \frac{2}{\sqrt{3}} \frac{V_{oref}}{V_i} \frac{\cos\left(\tilde{\alpha}_o - \frac{\pi}{3}\right) \cos\left(\tilde{\beta}_i - \frac{\pi}{3}\right)}{\cos\varphi_i}$$

Eq. 4.2
$$d2 = \frac{2}{\sqrt{3}} \frac{V_{oref}}{V_i} \frac{\cos\left(\tilde{\alpha}_o - \frac{\pi}{3}\right) \cos\left(\tilde{\beta}_i + \frac{\pi}{3}\right)}{\cos\varphi_i}$$

Eq. 4.3
$$d3 = \frac{2}{\sqrt{3}} \frac{V_{oref}}{V_i} \frac{\cos\left(\tilde{\alpha}_o + \frac{\pi}{3}\right) \cos\left(\tilde{\beta}_i - \frac{\pi}{3}\right)}{\cos\varphi_i}$$

Eq. 4.4
$$d4 = \frac{2}{\sqrt{3}} \frac{V_{oref}}{V_i} \frac{\cos\left(\tilde{\alpha}_o + \frac{\pi}{3}\right) \cos\left(\tilde{\beta}_i + \frac{\pi}{3}\right)}{\cos\varphi_i}$$

Eq. 4.5 d0 = 1 - d1 - d2 - d3 - d4

d0 è il duty cycle della configurazione nulla, d1-d4 sono i duty cycle dei vettori attivi, V_{oref} è la masima ampiezza del vettore tensione in uscita \bar{v}_o , V_i è la massima ampiezza del vettore tensione in ingresso \bar{v}_i , φ_i è l'angolo tra il vettore tensione in ingresso di fase \bar{e}_i e il vettore corrente di ingresso \bar{i}_i , $\tilde{\alpha}_o$ e $\tilde{\beta}_i$ sono gli angoli di fase del vettore tensione di uscita e corrente di ingresso calcolati rispetto alla bisettrice del settore di appartenenza dei singoli vettori.

Nella Eq. 4.6 sono elencai i limiti degli angoli $\tilde{\alpha}_o = \tilde{\beta}_i$.

Eq. 4.6 $-\frac{\pi}{6} < \widetilde{\alpha}_o < +\frac{\pi}{6}, \quad -\frac{\pi}{6} < \widetilde{\beta}_i < +\frac{\pi}{6}$

È del tutto evidente che i maggiori vantaggi della tecnica di commutazione a tre passi si hanno per bassi indici di modulazione, $m_I = V_{oref} / V_i$. m_I può variare da 0 a 0.866. Se l'indice di modulazione è prossimo al suo valore massimo sarà il duty cycle della configurazione nulla a poter essere inferiore al tempo di commutazione, mentre invece per indici di modulazione piccoli saranno i duty cycle dei vettori attivi d1-d4 a poter essere inferiore al tempo di commutazione.

In Figura 4.12, sono rappresentati i duty cycle d1 e d2 in funzione degli angoli $\tilde{\alpha}_o$ e $\tilde{\beta}_i$. Se la massima ampiezza del vettore tensione in ingresso V_i è 540V, ed il fattore di potenza in ingresso al convertitore è pari a uno (φ_i =0), la massima tensione richiesta V_{oref} è rispettivamente 80V (m_I=0.148) e 270V (m_I=0.5).



Figura 4.12 Duty Cycle d1 e d2 in funzione di $\tilde{\alpha}_o$ e $\tilde{\beta}_i$. Indice di modulazione pari a 0.148 e 0.5.

Si può facilmente osservare in Figura 4.12, che il limite di linearità quando si usa la tecnica a tre passi è superiore rispetto alla quattro passi, ed il gap di queste due curve è maggiore quando l'indice di modulazione è più piccolo. Risultati analoghi si ottengono per i duty cycle d3 e d4.

Grazie a questa maggiore linearità della strategia a tre passi si ottengono dei vantaggi per quel che riguarda i fattori di distorsione armonica della corrente di linea e della tensione di uscita.

In Tabella 4.4, sono riportati alcuni risultati in termini di distorsione armonica. Si può notare che i vantaggi usando la tre passi si hanno soprattutto quando l'indice di modulazione è piccolo.

V_{oref} =80V, Indice modulazione m _I = 0.148.				
Strategia	4- passi	3- passi		
d_{min}	0.0192	0.0128		
Ii1max [A]	3	4		
Iline1max [A]	3	4		
Io1max [A]	27	31		
Vo1max [V]	65	76		
Iline THD (%)	48	36		
Iin THD (%)	286	212		
Vo THD (%)	304	241		

(a)

V_{oref} =270V, Indice modulazione m _I = 0.5					
Strategia	4-passi	3- passi			
d _{min}	0.0192	0.0128			
Ii1max [A]	19	20			
Iline1max [A]	19	20			
Io1max [A]	52	53			
Vo1max [V]	260	262			
Iline THD (%)	15	12.4			
lin THD (%)	137	132			
Vo THD (%)	120	119			
 	(b)				

_	-			
Ta	ho	IIa	1	1
		114	- T .	-

Dalla Figura 4.13 alla Figura 4.28 sono riportati gli andamenti delle tensione concatenata in uscita del convertitore, la corrente di carico, la corrente di linea e la tensione concatenata in ingresso, sia usando la tecnica di commutazione a tre passi e a quattro passi, con tensioni di riferimento della tensione di uscita pari a 80V e 270V concatenati come valore massimo. Indipendentemente dalla strategia di commutazione si nota che con un basso indice di modulazione la corrente di linea è molto distorta.

La strategia di commutazione a tre passi oltre a fornire dei vantaggi in termini di fattore di distorsione armonica, ha anche il vantaggio di ottenere in uscita al convertitore una tensione alla componente fondamentale superiore rispetto alla tecnica a quattro passi, sebbene inferiore rispetto quella richiesta.



Figura 4.13 Tensione concatenata di uscita e spettro (Voref=80V, strategia di commutazione tre passi).



Figura 4.14 Corrente di carico e spettro (Voref=80V, strategia di commutazione a tre passi).



Figura 4.16 Tensioni concatenate di ingresso e spettro (Voref=80V, strategia di commutazione a tre passi).



Figura 4.17 Tensione concatenata di uscita e spettro (Voref=80V, strategia di commutazione a quattro passi).



Figura 4.18 Corrente di carico e spettro (Voref=80V, strategia di commutazione a quattro passi).



Figura 4.19 Corrente di linea e spettro (Voref=80V, strategia di commutazione a quattro passi).



Figura 4.20 Tensioni concatenate in ingresso e spettro (Voref=80V, strategia di commutazione a quattro passi).



Figura 4.21 Tensione concatenata di uscita e spettro (Voref=270V, strategia di commutazione a tre passi).



Figura 4.22 Correnti di carico e spettro (Voref=270V, strategia di commutazione a tre passi).



Figura 4.24 tensioni concatenate in ingresso e spettro (Voref=270V, strategia di commutazione a tre passi).



Figura 4.25 tensione concatenata di uscita e spettro (Voref=270V, strategia di commutazione a quattro passi).



Figura 4.26 Correnti di carico e spettro (Voref=270V, strategia di commutazione a quattro passi).



Figura 4.28 Tensioni concatenate in ingresso e spettro (Voref=270V, strategia di commutazione a quattro passi).

In Figura 4.29, si vede l'andamento della fondamentale della tensione di uscita espressa in percentuale rispetto alla tensione richiesta al convertitore a matrice, sia per la tecnica a quattro passi che per la tecnica a tre passi.



Figura 4.29 Prestazioni delle strategie a tre e quattro passi con riferimento alla tensione in uscita dal convertitore a matrice.

4.9 Conclusioni

Nel convertitore a matrice i problemi relativi alle commutazioni tra due interruttori bidirezionali nascono essenzialmente per la mancanza dei diodi di libera circolazione per la corrente di uscita.

Per eseguire le commutazioni in sicurezza ovvero senza disconnettere la corrente di carico e senza creare corto circuiti tra le fasi in ingresso, si deve misurare la corrente di uscita e o la tensione di ingresso. Questa informazione è necessaria per eseguire una corretta sequenza di commutazione, a prescindere dalla strategia di commutazione che si utilizza.

La strategia a tre passi necessita, a differenza delle altre tecniche, della conoscenza del segno della tensione di ingresso e del segno della corrente di uscita. Questo però non costituisce un aggravio dei costi in quanto per poter funzionare il convertitore necessita della conoscenza delle tensioni in ingresso e per il controllo di un motore è necessaria la conoscenza della corrente di carico.

Il vantaggio della strategia di commutazione a tre passi rispetto alle altre sta nel fatto che l'istante reale di commutazione avviene sempre al medesimo tempo dall'inizio della commutazione e pertanto non sono necessarie compensazioni nel DSP per ottimizzare la modulazione. Inoltre

rispetto alle tecniche a quattro passi è più veloce, garantendo una linearità superiore ai duty cycle.

Bibliografia

[1] N. Burany, "Safe Control of Four-Quadrant Switches," Conference Records of IEEE-IAS Annual Meeting, 1989, pp. 1190-1194.

[2] M. Venturini, "A new sine wave in, sine wave out, conversion technique eliminates reactive elements," in Proceedings of Powercon 7, San Diego, CA, 1980, pp. E3-1-E3-15.

[3] P.D. Ziogas, S.I. Khan, and M.H. Rashid, "Analysis and Design of Forced Commutated Cycloconverter Structures with Improved Transfer Characteristics," IEEE Transactions on Industrial Applications, vol. IE-33, No. 3, August 1986, pp. 271-280.

[4] C.L. Neft and C.D. Schauder, "and Design of a 30-Hp Matrix Converter", IEEE/IAS Annual Meeting Conference Record, pp. 934-939, 1988. Theory

[5] S. Bernet, T. Matsuo and T.A. Lipo, "A Matrix Converter Using Reverse Blocking NPT-IGBT's and Optimised Pulse Patterns," Proceedings of. IEEE/PESC'96, Baveno, Italy, June 1996, pp. 107-113.

[6] P.W. Wheeler, D.A. Grant, "A low loss matrix converter for AC variable-speed drives," Proceedings of EPE'93, pp. 27-32, 1993.

[7] R.R. Beasant, W.C. Beattie, A. Refsum, "An Approach to the Realisation of a High Power Venturini Converter;" Proceedings of IEEE/PESC'90, pp. 291-297, 1990.

[8] A. Alesina, M. Venturini, "Analysis and Design of Optimum-Amplitude Nine-Switch Direct AC-AC Converters", IEEE Transactions on Power Electronics, Vol. 4, no. 1, pp. 101-112, January 1989.

[9] C. Klumpner, P. Nielsen, I. Boldea, F. Blaabjerg, "New Steps towards a low-cost Power Electronic Building block for Matrix Converters," Proceedings of IEEE/IAS Annual Meeting 2000, vol. 3, pp. 1964-1971, 2000.

[10] M. Ziegler, W. Hoffman, "Semi Natural Two Steps Commutation Strategy for Matrix Converters," Proceedings of IEEE/PESC'98, vol. 1, pp. 727-731, 1998.

[11] T. Svensson, M. Alaküla, "The Modulation and Control of a Matrix Converter Synchronous Machine Drive", Proceedings of EPE'91, vol. 4, pp. 469-476,1991.

[12] L. Empringham, P.W. Wheeler and J.C. Clare, "Intelligent Commutation of Matrix Converter Bi-directional Switch Cells using Novel Gate Drive Techniques," Proceedings of IEEE/PESC'98, pp. 707-713.

[13] P. Nielsen, "The matrix converter for an induction motor drive," Industrial Ph.D. project EF493, ISBN 87-89179-14-5, 296 pages, Aalborg University, Denmark, 1996.

[14] B.H. Kwon, B.D. Min, J.H. Kim, "Novel commutation technique of AC-AC converters", IEE Proceedings of Electronics Power Applications, vol. 145, No. 4, July 1998, pp. 295-300.

[15] C. Klumpner, P. Nielsen, I. Boldea, F. Blaabjerg, "A New Matrix Converter-Motor (MCM) for Industry Applications," Proceedings of IEEE/IAS Annual Meeting 2000, vol. 3, pp. 1394-1402, 2000.

[16] A.Schuster, "A Matrix Converter without Reactive Clamp Elements for an Induction Motor Drive System," Proceedings of IEEE/PESC'98, pp. 714-720,1998

[17] J. Chang, D. Braun, "High-frequency AC-AC converter using 3-in-1 IBPMs and adaptive commutation," Proceedings of IEEE/PESC'99, vol. 1, pp. 351 –357, 1999.

[18] L. Empringham, P.W. Wheeler and J.C. Clare, "Intelligent Commutation of Matrix Converter Bi-directional Switch Cells using Novel Gate Drive Techniques," Proceedings of IEEE/PESC'98, pp. 707-713.

[19] L. Empringham, P.W. Wheeler, J.C. Clare, "A matrix converter induction motor drive using intelligent gate drive level current commutation techniques," Proceedings of IEEE/IAS Conference 2000, Vol. 3, pp. 1936-1941, 2000.

[20] P.W. Wheeler, "A Matrix Converter for Variable Speed AC Motor Drives," PhD Thesis, University of Bristol, UK, 1993.

[21] J. Mahlein, J. Igney, M. Braun, O. Simon, "Robust Matrix Converter Commutation without explicit Sign Measurement," Proceedings of EPE 2001, CD ROM, pp. 1-7, 2001.

[22] M. Ziegler, W. Hoffman, "A New Two Steps Commutation Policy for Low Cost Matrix Converters," Proceedings of PCIM 2000, Nurnberg.

[23] M. Matteini, "Control techniques for matrix converter adjustable speed drive", PhD Thesis, University of Bologna, I, 2001

[24] D. Casadei, A. Trentin, M. Mattini, M. Calvini, "Matrix Converter Commutation Strategy Using both Output Current and Input Voltage Sing Measurement", EPE, Tolosa, September 2003

[25] D. Casadei, G. Serra, A. Tani, "Reduction of the input Current Harmonics Content in Matrix Converter Under Input/Output Unbalance", IEEE Transactions on Industrial Electronics, Vol. 45, No.3, June 1998, pp401-411

Capitolo 5

Studio della stabilità del convertitore a matrice

4.10 Analisi dei diversi tipi di filtri di ingresso

Il filtro di ingresso del convertitore a matrice risulta avere una influenza non trascurabile sullo studio della stabilità del convertitore matrice, inoltre uno studio del filtro di ingresso senza considerare la linea di alimentazione può essere a seconda dei casi un approccio errato.

Una breve introduzione sul filtro di ingresso è già stata fatta nel capitolo 2 paragrafo 3.2, nel quale si mostravano le principali configurazioni utilizzate del filtro di ingresso.







a) Condensatori a stella o a triangolo.

b) filtro del secondo ordine L-C.

c) Filtro L-C con resistenza in parallelo.

Figura 5.1 Filtri di ingesso usati per il convertitore a matrice.

Il filtro di Figura 5.1 a) è un filtro del primo ordine ma, se si considerano i parametri reali di una linea di alimentazione ecco che diventa un filtro del secondo ordine di tipo L-C. In questo caso fare un analisi del filtro senza considerare i parametri della linea risulterebbe sbagliato.

Il filtro di Figura 5.1 b) è un filtro del secondo ordine, in questo caso se l'induttanza del filtro è molto maggiore dell'induttanza della linea di alimentazione, per l'analisi si potrebbe pensare di trascurare i parametri delle rete di alimentazione.

Il filtro di Figura 5.1 c) è un filtro del secondo ordine, con l'introduzione di una resistenza in parallelo all'induttanza. Questa resistenza serve a smorzare il guadagno del filtro alla frequenza di

risonanza. Anche in questo caso se l'induttanza del filtro è molto maggiore dell'induttanza della linea di alimentazione, si potrebbero trascurare i parametri della linea.

Vediamo di seguito il comportamento del filtro del secondo ordine L-C assieme ad una rete reale.

La rete reale è composta da due parametri: R_L resistenza della linea e L_L induttanza di linea. Generalmente questi parametri crescono al diminuire della taglia del trasformatore a monte della linea di alimentazione. Indichiamo con L_F l'induttanza del filtro e con C_F la capacità collegata a stella del filtro.

In Figura 5.2 è rappresentato il circuito equivalente monofase di una linea di alimentazione reale e un filtro del secondo ordine L-C.



Figura 5.2 Linea reale con filtro del secondo ordine L-C. Rappresentazione monofase.

Come si può osservare in Figura 5.2, L_{F} e L_{F} sono in serie, allora poniamo $L_{T} = L_{F} + L_{L}$.

Applicando la trasformata di Laplace al circuito si ottiene la funzione di trasferimento del sistema filtro+linea; quello che è interessante analizzare è il rapporto tra le correnti Is e Ii.

Eq. 5.1
$$\frac{Is(s)}{Ii(s)} = \frac{1}{1 + sC_FR_L + s^2C_FL_T} = \frac{\frac{1}{C_FL_T}}{\frac{1}{C_FL_T} + \frac{R_L}{L_T}s + s^2} = \frac{\omega_n^2}{\omega_n^2 + 2\delta\omega_n s + s^2}$$

Come si può osservare nell' Eq. 5.1 il sistema linea+filtro è sempre un sistema del secondo ordine dove:

Eq. 5.2
$$f_n = \frac{\omega_n}{2\pi} = \frac{1}{2\pi \sqrt{C_F L_T}}$$

 f_n è la frequenza di risonanza

Eq. 5.3
$$\delta = \frac{R_L}{2} \sqrt{\frac{C_F}{L_T}}$$

è lo smorzamento.

Si osserva facilmente che maggiori sono sia $L_T \in C_1$, minore è la frequenza di taglio del filtro, mentre dall' Eq. 5.3 si vede che maggiore è la resistenza di linea maggiore è lo smorzamento; questo vale anche per C_1 mentre vale l'opposto per L_T . Maggiore è lo smorzamento minore è l'ampiezza del picco di risonanza.



Figura 5.3 Risposta in frequenza del sistema filtro+linea.

In Figura 5.3 si vede la risposta in frequenza del sistema filtro+linea per i seguenti parametri: $R_L = 0.6\Omega$, $L_L = 0.8mH$, $L_F = 1.16mH$, $C_F = 4.5\mu F$. In Figura 5.4 è rappresentato il circuito monofase della rete di alimentazione e di un filtro L-C con una resistenza in parallelo all'induttanza con effetto smorzante. Anche questo è un filtro del secondo ordine. Applicando la trasformata di Laplace al circuito si ottiene la funzione di trasferimento del sistema filtro+linea; quello che è interessante analizzare è il rapporto tra le correnti Is e Ii.

Eq.5.4
$$\frac{I_{s}(s)}{Ii(s)} = \frac{R_{F} + L_{F}s}{L_{F}L_{L}C_{F}s^{3} + (R_{L}L_{F}C_{F} + R_{F}L_{L}C_{F} + R_{F}L_{F}C_{F})s^{2} + (R_{L}R_{F}C_{F} + L_{F})s + R_{F}}$$

Si osserva dall'Eq.5.4, che questo filtro presenta tre poli ed uno zero, la sua risposta in frequenza è mostrata in Figura 5.5.



Figura 5.4 Linea reale con filtro del secondo ordine L-C e resistenza di smorzamento. Rappresentazione monofase.

I parametri della linea sono gli stessi di prima così come per l'induttanza di filtro e il condensatore del filtro. La resistenza inserita in parallelo all'induttanza vale 220 Ω .

Confrontando la Figura 5.4 e la Figura 5.5 si osserva che l'ampiezza della risonanza nel primo caso è circa 31dB mentre nel secondo caso risulta essere circa 24dB. Di contro però, se si va a vedere l'attenuazione alla frequenza di 8KHz, si ha un'attenuazione di circa 27dB e invece di 26dB nel caso in cui non si utilizzi la resistenza R_F .

Inoltre la resistenza dissipa energia che dipende dalla corrente di linea nel seguente modo:

Eq. 5.5
$$P_{disR_F} = R_F \left(\frac{\omega L_F}{\sqrt{(\omega L_F)^2 + R_F^2}} I_S\right)^2$$

dove ω rappresenta la pulsazione della rete di alimentazione. Più si diminuisce il valore di R_F , più si diminuisce l'ampiezza di risonanza, ma meno si attenuano le alte frequenze e più si dissipa energia.



Figura 5.5 Risposta in frequenza del filtro+linea.

4.11 Modello matematico per lo studio semplificato della stabilità del convertitore a matrice

Il sistema che si analizzerà, composto da una rete non ideale, da un filtro L-C e un convertitore a

matrice funzionante a potenza costante, è mostrato in Figura 5.6.





In questa trattazione non si considerano gli effetti dovuti alle commutazioni; questo significa che nel ciclo t_c si considererà il valore medio delle grandezze tensione di uscita e corrente di ingresso. Di conseguenza più è elevata la frequenza di commutazione più il modello matematico è preciso. Le equazioni del sistema, scritte usando il metodo dei vettori di spazio, sono:

Eq. 5.6
$$\overline{v}_S = R_S \,\overline{i}_S + L_T \, \frac{d\overline{i}_S}{dt} + \overline{v}_i$$

Eq. 5.'

5.7
$$\bar{i}_f = C_f \frac{d\bar{v}_i}{dt}$$

5.8 $\bar{i}_S = \bar{i}_f + \bar{i}_i$

Eq. 5.8

Eq. 5.9

Р

Eq. 5.10

$$\frac{3}{2}\,\overline{v}_i\bullet\overline{i}_i=$$

Eq. 5.11

$$\overline{i}_i \bullet j \overline{\Psi} = 0$$

 $\bar{i}_i = \frac{\frac{2}{3}P\,\overline{\Psi}}{\overline{v}_i \bullet \overline{\Psi}}$

L'Eq. 5.10 è ottenuta uguagliando la potenza istantanea in ingresso con la potenza istantanea di uscita *P*, mentre l'Eq. 5.11 riguarda il vettore della corrente di ingresso, il quale viene modulato lungo la direzione di un vettore arbitrario $\overline{\psi}$.

Dalle Eq. 5.6 - Eq. 5.9 è possibile derivare un sistema non lineare di equazioni, che possono essere espresse come

Eq. 5.12
$$\frac{d\bar{i}_S}{dt} = -\left(\frac{R_S}{L_T} + j\omega\right)\bar{i}_S - \frac{1}{L_T}\bar{v}_i + \frac{1}{L_T}\bar{v}_S$$

Eq. 5.13 $\frac{d\overline{v}_i}{dt} = \frac{1}{C_f} \overline{i}_S - j \,\omega \overline{v}_i - \frac{1}{C_f} \,\frac{\frac{2}{3}P \,\overline{\Psi}}{\overline{v}_i \cdot \overline{\Psi}}$

dove ω è la pulsazione angolare della rete di alimentazione.
Il comportamento del sistema dipende dalla strategia di modulazione del vettore della corrente di ingresso. Questo è messo in evidenza dalla presenza del vettore $\overline{\psi}$ nell'Eq. 5.13.

Assumendo per $\overline{\psi}$ la seguente espressione

Eq. 5.14 $\overline{\Psi} = \overline{v}_i e^{-j\phi}$

dove ϕ è l'angolo tra il vettore corrente di ingresso e il vettore tensione di fase di ingresso, l'Eq. 5.13 può essere riscritta nel seguente modo

Eq. 5.15
$$\frac{d\overline{v}_i}{dt} = \frac{1}{C_f} \overline{i}_S - j \,\omega \overline{v}_i - \frac{1}{C_f} \frac{\frac{2}{3} P \, e^{-j \phi}}{\overline{v}_i^* \cos \phi}$$

Questa equazione può essere semplificata assumendo $\phi=0$, che significa ottenere un fattore di potenza in ingresso al convertitore a matrice unitario.

3.11.1 Condizioni di regime

In condizioni di regime simmetrico e sinusoidale, in un sistema di riferimento sincrono con la sorgente di alimentazione, le variabili \overline{v}_i , \overline{v}_s e \overline{i}_s assumono i valori costanti \overline{V}_i , \overline{V}_s e \overline{I}_s . Come conseguenza le Eq. 5.12 e Eq. 5.15 diventano

Eq. 5.16
$$0 = -\left(\frac{R_S}{L_T} + j\omega\right)\overline{I}_S - \frac{1}{L_T}\overline{V}_i + \frac{1}{L_T}\overline{V}_S$$

Eq. 5.17
$$0 = \frac{1}{C_f} \overline{I}_S - j \, \omega \overline{V_i} - \frac{2 P e^{-j \phi}}{3 C_f \, \overline{V_i}^* \cos \phi}$$

Queste equazioni possono essere risolte rispetto le variabili \overline{I}_s e \overline{V} . Può essere verificato che la soluzione esiste, solo se la potenza di uscita del convertitore a matrice *P* soddisfa la seguente disuguaglianza scritta nel caso particolare di $\varphi=0$:

Eq. 5.18
$$P_{S1} < P < P_{S2}$$

dove

Eq. 5.19

$$P_{S_{1}}, P_{S_{2}} = \frac{\frac{3}{4}V_{S}^{2}}{\omega^{2}\left[L_{T}\left(l - \omega^{2}L_{T}C_{f}\right) - R_{S}^{2}C_{f}\right]^{2}} \cdot \left\{-R_{S} \mp \sqrt{R_{S}^{2} + \omega^{2}\left[L_{T}\left(l - \omega^{2}L_{T}C_{f}\right) - R_{S}^{2}C_{f}\right]^{2}}\right\}$$

I limiti di potenza espressa dalla Eq. 5.18 rappresentano la massima potenza che può essere trasferita dalla rete di alimentazione al carico. P_{s_2} è la massima potenza trasferita al carico, P_{s_1} è la massima potenza in fase rigenerativa.

3.11.2 Analisi della stabilità

Assumendo un sistema di riferimento di assi d-q , dove l'asse d è posto lungo la direzione del vettore \overline{V} , e linearizzando le Eq. 5.12, Eq. 5.15 attorno al punto di funzionamento di regime si ottiene:

$$\mathbf{Eq. 5.20} \qquad \begin{bmatrix} \frac{d\Delta i_{Sd}}{dt} \\ \frac{d\Delta i_{Sq}}{dt} \\ \frac{d\Delta v_{id}}{dt} \\ \frac{d\Delta v_{id}}{dt} \\ \frac{d\Delta v_{iq}}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{R_S}{L_T} & \mathbf{\omega} & -\frac{1}{L_T} & \mathbf{0} \\ -\mathbf{\omega} & -\frac{R_S}{L_T} & \mathbf{0} & -\frac{1}{L_T} \\ \frac{1}{C_f} & \mathbf{0} & \frac{A_d}{V_i^2} & \frac{A_q}{V_i^2} + \mathbf{\omega} \\ \frac{1}{C_f} & \frac{1}{C_f} & \frac{A_q}{V_i^2} - \mathbf{\omega} & -\frac{A_d}{V_i^2} \end{bmatrix} \begin{bmatrix} \Delta i_{Sd} \\ \Delta i_{Sq} \\ \Delta v_{id} \\ \Delta v_{iq} \end{bmatrix}$$

dove

$$A_d = \frac{2}{3} \frac{P}{C_f}, A_q = -\frac{2}{3} \frac{P}{C_f} tg \varphi$$

Dall'analisi degli autovalori della matrice dell'Eq. 5.20, si ottengono le seguenti condizioni di stabilità:

.

Eq. 5.21 $-P_1 < P < P_1$

Eq. 5.22
$$-P_2 < P < P_2$$

dove

Eq. 5.23
$$P_{I} = \frac{3}{2} V_{i}^{2} |\cos \varphi| C_{f} \sqrt{\left(\frac{R_{S}^{2}}{L_{T}^{2}} + 4\omega^{2}\right)}$$

Eq. 5.24
$$P_{2} = \frac{3}{2} V_{i}^{2} \left| \cos \varphi \right| \sqrt{\frac{\left(1 - \omega^{2} L_{T} C_{f}\right)^{2} + R_{s}^{2} \omega^{2} C_{f}^{2}}{R_{s}^{2} + \omega^{2} L_{T}^{2}}}$$

La disuguaglianza dell'Eq. 5.21 è generalmente più restrittiva dell'Eq. 5.22 e definisce i limiti di stabilità per la potenza di uscita del convertitore matrice in funzione dei parametri dell'intero sistema. Può anche essere notato che la migliore condizione è quella di mantenere il fattore di potenza unitario.

La massima potenza espressa dall'Eq. 5.23, è diversa da quella espressa dall'Eq. 5.19. Questo perché l'Eq. 5.23 è stata ottenuta in condizioni di regime, P_1 è un limite di potenza più grande di P_{s_2} determinato nel funzionamento dinamico.

Si nota anche che i limiti di potenza espressi dall'Eq. 5.23 e Eq. 5.24 non dipendono dalla frequenza di commutazione del convertitore a matrice. Infatti l'analisi presentata è vera per frequenze di commutazioni prossime all'infinito. Questo comunque significa che aumentando la frequenza di commutazione non si impedisce il verificarsi di fenomeni instabili.

In questa analisi si dimostra che i fenomeni d'instabilità non dipendono dall'interazione tra il filtro di ingresso e la frequenza di commutazione.

Inoltre i risultati ottenuti in termini di potenza di uscita sono validi per la strategia di modulazione del vettore corrente di ingresso espressa dalle legge dell'Eq. 5.14. Cambiando legge di modulazione si ottengono risultati diversi.

Facendo riferimento all'Eq. 5.23 e osservando i parametri del filtro di ingresso si osserva che la massima potenza di uscita aumenta all'aumentare di C_f e diminuisce all'aumentare di L_f .

Il controllo del convertitore a matrice è usualmente fatto da un microprocessore, il quale calcola i duty cycle sulla base del tempo di ciclo t_c . Il microprocessore misura all'inizio di ogni ciclo le tensioni in ingresso grazie alle quali è in grado di gestire le configurazioni dei vettori che devono

essere applicati nel ciclo successivo. Nasce dunque un ritardo apri ad un t_c . Questo ritardo ha sicuramente degli effetti sulla stabilità del convertitore matrice. l'analisi matematica proposta non tiene conto di questo ritardo e quindi da risultati sensati soltanto se la frequenza di commutazione è molto elevata.

4.12 Confronto tra risultati numerici e sperimentali

Sono state eseguite numerose prove sperimentali presso l'Università di Nottingham, usando lo stesso prototipo presentato nel capitolo 3. Poi sono state eseguite numerose simulazioni, usando lo stesso modello presentato nel capitolo 4, adattando i parametri della rete e del filtro con quelli misurati presso l'Università di Nottingham ed inoltre è stata modificato l'algoritmo di controllo in modo tale da renderlo uguale a quello del prototipo utilizzato.

L'algoritmo di controllo è una SVM simmetrica a tre nulle (spiegata nel capitolo 3), mentre la tecnica di commutazione è una tecnica a quattro passi in corrente (spiegata nel capitolo 4).

La rete di alimentazione è una rete da 400Vrms di tensione concatenata di potenza pari a 1MW. Tra la rete di alimentazione ed il filtro di ingresso del convertitore a matrice era interposto un variac, che funzionava a circa il 40%, facendo in modo che la tensione concatenata in ingresso al filtro di ingresso fosse di circa 190Vrms. In questo modo i parametri della linea di alimentazione sono trascurabili mentre non lo sono i parametri del variac. Si possono schematizzare i parametri della rete di ingresso come mostrato Figura 5.7.



Figura 5.7 Schema circuitale equivalente del prototipo utilizzato.

Nel particolare i parametri della rete sono:

$$v_{s} = 110V_{RMS}$$
, $R_{L} = 0.6\Omega$, $L_{L} = 0.8mH$. I parametri del filtro sono:

 $L_{p} = 1.16mH$, $C_{F} = 1.5\mu F$, $R_{F} = 220\Omega$. R_{F} rappresenta in questo caso le perdite nel ferro dell'induttanza di filtro, calcolate partendo dai dati di targa dell'induttanza.

I parametri del carico sono:

$$R_{c} = 8.6\Omega, L_{c} = 1.3mH$$
.

La frequenza di commutazione del convertitore a matrice è 12.5KHz, pari ad un $t_c = 80 \mu s$.

Le prove sono state eseguite mantenendo lo stesso carico, e modificando l'ampiezza della tensione di uscita, mantenendo costante la frequenza di uscita pari a 100Hz. In questo modo al variare della tensione di uscita varia la potenza di uscita del convertitore matrice.

3.12.1 Misura della tensione di ingresso ai capi del condensatore di filtro

Una prima serie di prove è stata eseguita andando a leggere la tensione in ingresso al convertitore per calcolare i duty-cycle delle varie configurazioni ai capi dei condensatori di filtro. Come variabile nelle diverse prove è stata utilizzata la tensione di uscita. Si è partiti da un valore piccolo pari a $20V_{RMS}$ di tensione di fase, e si è aumentata via via. Di seguito sono riportate le prove sperimentali effettuate. Le grandezze monotorizzate sono le seguenti: la corrente di linea, la tensione concatenata in ingresso al convertitore a matrice e la corrente di carico.

In questo caso (Figura 5.8), si può ritenere il convertitore a matrice stabile, in quanto non si notano fenomeni di risonanza.

In Figura 5.9, si notano piccole oscillazioni alla frequenza di 2175Hz prossima alla frequenza di risonanza del filtro di ingresso, sia sulla corrente di linea che sulla tensione in ingresso. Queste armoniche sono comunque di piccola entità.

In Figura 5.10, si notano armoniche alla frequenza di 2175Hz. Rispetto alla Figura 5.9 si vede che queste armoniche sono leggermente aumentate. E' comunque difficile affermare che si siano manifestati fenomeni di instabilità.



Figura 5.8 Tensione di fase richiesta al carico pari a 21 $V_{\rm RMS}$.



Figura 5.9 Tensione di fase richiesta al carico pari a 40 $V_{\rm RMS}$.



Figura 5.10 Tensione di fase richiesta al carico pari a 42.5 $V_{\rm RMS}$.



Figura 5.11 Tensione di fase richiesta al carico pari a 46 $V_{\rm \tiny RMS}$.

In Figura 5.11, si nota come a seguito di un piccolo aumento della potenza di uscita siano comparsi fenomeni chiaramente legati all'instabilità, sia sulla corrente di linea che sulla tensione di ingresso. Si vede comunque che le armoniche di risonanza non vengono trasmesse al carico; lo spettro della corrente di uscita inizia a presentare armoniche a frequenze inferiori a quelle di commutazione.

Chiedendo più tensione in uscita questi fenomeni diventano sempre più importanti come si vede nella Figura 5.12 e nella Figura 5.13.

Un ulteriore aumento della tensione di uscita di 1.5V fa si che le armoniche alla frequenza di risonanza negli spettri della corrente di linea e della tensione di ingresso aumentano di circa un 10%, come si può vedere in Figura 5.12.

Lo stesso succede in Figura 5.13. Si osserva che la corrente di uscita non aumenta ma rimane costante.



Figura 5.12 Tensione di fase richiesta al carico pari a47.5 $V_{\rm RMS}$.





Sono state eseguite anche numerose simulazioni numeriche usando gli stessi parametri della rete e del filtro di ingresso e del carico. Di seguito sono riportati i risultati corrispondenti ad un caso stabile (Figura 5.14), ed uno instabile (Figura 5.15).



Figura 5.14 Simulazione: tensione richiesta al carico pari a 42.5 $V_{\rm RMS}$.



Figura 5.15 Simulazione: tensione richiesta al carico pari a 56 $V_{\rm RMS}$.

Si nota che a differenza delle prove sperimentali, le simulazioni numeriche risultano leggermente più stabili rispetto alla realtà di circa un 12 %, in quanto la simulazione eseguita con tensione richiesta al carico pari a $56V_{RMS}$ (Figura 5.15), è molto simile al caso reale in cui si chiedevano $49.5V_{RMS}$ (Figura 5.13).

3.12.1.1 Misura della tensione di ingresso ai capi del condensatore di filtro, senza induttanza di filtro

Sono state eseguite inoltre delle prove sperimentali avendo tolto l'induttanza di filtro L_F ; i risultati sperimentali sono riportati di seguito.

In Figura 5.16, si vedono oscillazioni alla frequenza di risonanza molto piccole per poter affermare che si tratti di fenomeni di instabilità, invece in Figura 5.17 le ampiezze delle oscillazioni sono molto elevate e si può chiaramente ritenere che si siano innescati fenomeni di risonanza pericolosi. Si nota inoltre che dopo aver tolto l'induttanza del filtro L_F , la frequenza di queste risonanza si manifesta a circa 2825Hz, ed inoltre la potenza di uscita è aumentata, seppur di poco, rispetto al caso in cui era presente l'induttanza di filtro, in accordo con la trattazione analitica del fenomeno.



Figura 5.16 Tensione di fase richiesta al carico pari a 46 V . $L_{\scriptscriptstyle F}=0H$.



Figura 5.17 Tensione di fase richiesta al carico pari a 56 V . $L_{\scriptscriptstyle F}=0H$.

Inoltre si vede che è aumentata l'ampiezza delle armoniche alla frequenza di commutazione in quanto avendo tolto l'induttanza di filtro, l'attenuazione ai 12.5KHz è diminuita di circa 10dB, mentre la frequenza di risonanza del filtro è circa 2650Hz.

Sono state eseguite numerose simulazioni numeriche nelle stesse condizioni di funzionamento delle prove sperimentali presentate, per verificare quando nelle simulazioni si ottenevano i medesimi risultati. In Figura 5.18, è riportata la simulazione nel caso in cui la tensione di fase richiesta al carico è pari a $56V_{RMS}$. Si può osservare che in questo caso la simulazione risulta essere più instabile. La frequenza di risonanza differisce di circa 150Hz in quanto risulta essere di 3kHZ invece di 2825 Hz. Questi risultati non sono perfettamente in accordo con quelli sperimentali. Ricordando che nel caso in cui era presente l'induttanza del filtro le simulazioni risultavano essere più stabili della realtà, ora invece sono più instabili. Questo è spiegabile dalla non perfetta conoscenza dei parametri della linea, molto difficili da misurare esattamente, e sicuramente anche dalle perdite nel ferro dell'induttanza di filtro e del variac che non sono presenti nelle simulazioni.



Figura 5.18 Simulazione: tensione richiesta al carico pari a 56 $V_{\rm RMS}$. $L_{\rm F}=0H$.

3.12.2 Misura della tensione di ingresso a monte del filtro

Come suggerito in [27], per aumentare i limiti di stabilità del convertitore a matrice si può effettuare la lettura delle tensioni di linea a monte del filtro di ingresso per calcolare i duty-cycle.

Anche in questa serie di prove, come variabile è stata utilizzata la tensione di uscita. Si è partiti da un valore di $40V_{RMS}$ di tensione di fase e si è aumentata via via. Di seguito sono riportate le prove sperimentali effettuate. Le grandezze monotorizzate sono le stesse di prima ovvero: la corrente di linea, la tensione concatenata in ingresso al convertitore a matrice, e la corrente di carico.



Figura 5.19 Tensione di fase richiesta al carico pari a 40V

In Figura 5.19, la tensione di uscita di fase richiesta al carico è pari a 40V alla frequenza di 100Hz; si vede che il funzionamento del convertitore a matrice, è da considerarsi stabile in quanto non ci sono armoniche di risonanza nell'intorno dei 2000Hz, ovvero vicino alla frequenza di risonanza del filtro di ingresso.

Anche in Figura 5.20, non si notano fenomeni di instabilità.

In Figura 5.21, si notano piccole risonanze sia sulla corrente di linea che sulla tensione di ingresso. L'ampiezza di queste risonanza è comunque troppo piccola per ritenere il convertitore in un funzionamento instabile.



Figura 5.20 Tensione di fase richiesta al carico pari a 49.5V

.

.



Figura 5.21 Tensione di fase richiesta al carico pari a 56.5V





In Figura 5.22, si vede come il convertitore sia diventato instabile; la frequenza di risonanza è circa di 2100Hz.

•

•



Figura 5.23 Tensione di fase richiesta al carico pari a 67V

In Figura 5.23, si vede come un ulteriore aumento della tensione di uscita causi un aumento dei fenomeni di instabilità.

Sono state eseguite diverse simulazioni numeriche. In Figura 5.24 è riportato il caso in cui la tensione di fase richiesta al carico è uguale a 75V.



Figura 5.24 Simulazione: tensione richiesta al carico pari a 75 V

In questo caso le simulazioni risultano essere più stabili delle prove sperimentali. Il differente comportamento fra simulazioni e prove sperimentali è da attribuire alla non perfetta simulazione di tutti i fenomeni reali del sistema.

3.12.3 Misura della tensione di ingresso ai capi del condensatore di filtro, con l'introduzione di un filtro digitale

Come suggerito in [2], si è introdotto nel codice del DSP un filtro digitale sul vettore della tensione di ingresso, per aumentare la potenza erogabile dal convertitore.

Il filtro è implementato su un riferimento rotante alla velocità della pulsazione di rete.

Anche in questa serie di prove, come variabile è stata utilizzata la tensione di uscita ed inoltre si è aggiunta una nuova variabile, ovvero la costante di tempo del filtro digitale. Di seguito sono riportale le prove sperimentali effettuate. Le grandezze monotorizzate sono le stesse di prima ovvero: la corrente di linea, la tensione concatenata in ingresso al convertitore a matrice, e la corrente di carico.



Figura 5.25 Tensione di fase richiesta al carico pari a 72V . Costante di tempo del filtro digitale 0.531ms.



Figura 5.26 Tensione richiesta al carico di fase pari a 72V. Costante di tempo del filtro digitale 0.637ms.

In Figura 5.25, è stata richiesta una tensione sul carico di 72V e si è utilizzato un filtro digitale sul vettore della tensione in ingresso con una costante di tempo pari a 0.531ms. Si vede che in queste condizioni il convertitore è instabile, e la frequenza di risonanza di ingresso è circa 1700Hz.

Nella Figura 5.26, si è aumentata la costante di tempo del filtro digitale portandola a 0.637ms. L'aumento della costante di tempo del filtro digitale ha un effetto positivo sulla potenza erogabile dal convertitore a matrice. La risonanza intorno ai 1700Hz è quasi del tutto sparita tanto da concludere che il convertitore sia in uno stato stabile.

Nelle prove sperimentali di Figura 5.27 e Figura 5.28 è stata richiesta una tensione sul carico di 60V . Nel primo caso la costante di tempo del filtro digitale è di 0.319ms, nel secondo di 0.531ms.

Si vede che il convertitore è instabile nel primo caso e la frequenza di risonanza è di circa 1700Hz. Nel secondo esperimento si nota che la risonanza è quasi del tutto scomparsa.



Figura 5.27 Tensione di fase richiesta al carico pari a 60V . Costante di tempo del filtro digitale 0.319ms.



Figura 5.28 Tensione di fase richiesta al carico pari a 60V . Costante di tempo del filtro digitale 0.531ms.

Si può quindi affermare che l'introduzione del filtro digitale ha effetti benefici ai fini della stabilità del convertitore; grazie ad esso si riesce ad erogare più potenza.



Figura 5.29 Simulazione: Tensione di fase richiesta al carico 72V. Costante di tempo del filtro digitale 0.531ms.

Sono state eseguite numerose simulazioni numeriche con l'ausilio del filtro digitale. In Figura 5.29 la tensione sul carico è di 72V e la costante del filtro digitale pari a .531ms.



In Figura 5.30 la tensione sul carico è di 60V e la costante del filtro digitale pari a 0.319ms.

Figura 5.30 Simulazione: Tensione di fase richiesta al carico 60V. Costante di tempo del filtro digitale 0.319ms.

Confrontando la Figura 5.29 con la Figura 5.25 e la Figura 5.30 con la Figura 5.27, si può notare un buon accordo fra simulazioni numeriche e prove sperimentali.

4.13 Confronto tra i diversi tipi di prove seguite.

In Figura 5.31, sono riportati i diversi limiti di instabilità del convertitore a matrice in funzione della tensione di fase richiesta al carico. Si ricorda che il carico era passivo e costante in tutte le prove.



Figura 5.31 Limiti di instabilità del convertitore a matrice con diverse configurazioni della rete, e con diverse acquisizione delle tensioni in ingresso.

Di seguito si spiega a quale situazione si riferiscono i diversi istogrammi.

1- Si riferisce al caso in cui la tensione di ingresso è letta ai capi del condensatore di filtro ed è presente l'induttanza di filtro pari a 1.16mH.

2- Si riferisce al caso in cui la tensione di ingresso è letta ai capi del condensatore di filtro;l'induttanza di filtro non è presente.

3- Si riferisce al caso in cui la tensione di ingresso è letta a monte dell'induttanza di filtro.

4- Si riferisce al caso in cui la tensione è letta ai capi del condensatore di filtro, è presente l'induttanza di filtro ed è stato introdotto un filtro digitale del primo ordine sul vettore tensione in ingresso; la costante di tempo del filtro digitale è 0.319ms.

5- Si riferisce al caso in cui la tensione è letta ai capi del condensatore di filtro, è presente l'induttanza di filtro ed è stato introdotto un filtro digitale del primo ordine sul vettore tensione in ingresso; la costante di tempo del filtro digitale è 0.455ms.

6- Si riferisce al caso in cui la tensione è letta ai capi del condensatore di filtro, è presente l'induttanza di filtro ed è stato introdotto un filtro digitale del primo ordine sul vettore tensione in ingresso; la costante di tempo del filtro digitale è 0.531ms.

Confrontando l'istogramma n°1 e n°2 si nota che una diminuzione dell'induttanza totale (linea più filtro) porta ad un aumento della potenza erogabile dal convertitore matrice in accordo con la teoria.

Confrontando l'istogramma n°3 con i casi 1 e 2 si nota un aumento della potenza erogabile dal convertitore a matrice. Questo tipo di soluzione però non è sempre possibile in quanto non sempre è necessaria l'induttanza nel filtro di ingresso per soddisfare i parametri EMI. Potrebbe essere sufficiente la sola induttanza di linea, ma soprattutto la tensione a monte del filtro non è la tensione in ingresso al convertitore matrice. C'è una caduta di tensione alla frequenza fondamentale della rete che dovrebbe essere compensata per ottenere una modulazione migliore in quando la tensione in ingresso al convertitore è diversa da quella misurata.

L'introduzione del filtro digitale ha notevoli effetti sulla potenza erogabile dal convertitore a matrice. Il suo scopo è quello di filtrare le distorsioni causate dal filtro del secondo ordine sulla tensione in ingresso al convertitore a matrice. Per far erogare più potenza al convertitore a matrice è suggeribile di usare un filtro digitale con una costante di tempo tale da avere un'attenuazione significativa nell'intorno della frequenza di risonanza del filtro di ingresso. Come si vede dalla Figura 5.31 aumentando la costante di tempo del filtro digitale aumenta la tensione in uscita, se però la costante di tempo del filtro digitale è molto grande è possibile che eventuali distorsioni della tensione in ingresso si trasmettano al carico. Per questo motivo risulta quindi più conveniente aumentare l'ordine del filtro digitale, in modo tale che la costante di tempo del filtro digitale non sia troppo grande e allo stesso tempo si ottenga un'adeguata attenuazione nell'intorno della risonanza generata dal filtro di ingresso.

4.14 Analisi dei fenomeni di instabilità

Un modo semplice per capire di fenomeni dell'instabilità è il seguente: il filtro di ingresso è un filtro del secondo ordine e come tutti i sistemi del secondo ordine, ad ogni perturbazione presenta una sovraelongazione che poi viene smorzata. Questa sovraelongazione ha la frequenza di risonanza del filtro stesso. In Figura 5.32 è riportato il circuito della rete non ideale, del filtro e del carico rappresentato da una resistenza. In Figura 5.33 è riportato l'andamento della tensione ai capi del condensatore di filtro durante il transitorio di chiusura dell'interruttore SW1.

I parametri della rete e del filtro sono quelli utilizzati nelle simulazioni del paragrafo 5.1.



Figura 5.32 Schema di una rete non ideale, un filtro L-C e di un carico resistivo.



Figura 5.33 Transitorio della tensione e della corrente, alla chiusura dell'interruttore SW1.

Ad ogni ciclo il convertitore a matrice legge le tensioni in ingresso, calcola i duty cycle in modo tale da mantenere la corrente di ingresso in fase con la tensione per ottenere un fattore di potenza unitario. Questo però significa che se la tensione di ingresso presenta una componente armonica diversa dalla fondamentale della rete, il controllore calcola valori dei duty cycle che producono una corrente di ingresso che avrà le stesse componenti presenti nella tensione di ingresso. Abbiamo visto che il filtro di ingresso del convertitore a matrice presenta ad ogni perturbazione delle sovraelongazioni alla frequenza di risonanza dello stesso filtro; verrà cosi generata una corrente che presenta una componente alla stessa frequenza di risonanza del filtro. Questo fenomeno è tanto maggiore quanto maggiore è il guadagno di risonanza del filtro.

4.15 Conclusioni

La soluzione migliore per non avere fenomeni di instabilità è dunque quella di utilizzare un filtro di ingresso digitale sul vettore tensione di ordine elevato, in modo tale che non vengano generati dei duty cycle che a loro volta facciano nascere una corrente di ingresso al convertitore con componenti armoniche alla frequenza di risonanza del filtro di ingresso.

Un ulteriore soluzione che può essere integrata a quella del filtro digitale è quella di disegnare un filtro con più componenti in modo tale da ridurre il suo guadagno in risonanza. Le resistenze in parallelo all'induttanza di filtro devono essere progettate in modo tale da non dissipare troppa energia, ad esempio si potrebbe introdurre in serie a questa resistenza un'altra induttanza di valore circa di un decimo di quella principale.

Allo stesso modo si potrebbero introdurre in parallelo al condensatore una rete R-C dove anche in questo caso il condensatore avrebbe un valore di circa un decimo del condensatore di filtro principale. Lo schema di questo nuovo tipo di filtro è mostrato in Figura 5.34.



Figura 5.34 Nuovo filtro digitale per Convertitore a Matrice.

I parametri dei nuovi componenti aggiunti hanno i seguenti valori:

$$L_{_{f2}} = 0.15 mH$$
, $R_{_f} = R_{_{f2}} = 5\Omega$, $C_{_{f2}} = 0.5 \mu F$

Con questi nuovi parametri si può osservare che il "buco" di tensione durante il transitorio alla chiusura di SW1 si riduce notevolmente. In Figura 5.35 la curva tratteggiata è stata ottenuta con il nuovo filtro, l'altra con il vecchio filtro di Figura 5.32.

Allo stesso tempo però andando a introdurre nuovi componenti nella progettazione del filtro non si deve dimenticare che il filtro serve a smorzare le armoniche di commutazione.

In Figura 5.36 si può osservare la risposta armonica dei due filtri; quello tratteggiato è il nuovo filtro.



Figura 5.35 Transitorio della tensione, alla chiusura dell'interruttore SW1.



Figura 5.36 risposte armoniche dei filtri di figura 5.32 (linea continua) e figura 5.34 (linea tratteggiata).

Si può notare che la topologia più semplice di Figura 5.32, smorza di più le armoniche fino a circa 100KHz. Se l'attenuazione ottenuta dal nuovo filtro di ingresso alla frequenza di commutazione non è sufficiente a soddisfare le normative vigenti si deve mettere un condensatore (C_{f}) più grande o un'induttanza (L_{f}) più grande, oppure entrambi più grandi.

In definitiva si può affermare che i fenomeni legati all'instabilità del convertitore a matrice sono legati al filtro di ingresso e comunque tale problema può essere superato con opportune modifiche del filtro di ingresso.

Bibliografia

[26] D. Casadei, G. Serra, A. Tani: "Reduction of the Input Current Harmonic Content in Matrix Converters under Input/Output Unbalance", IEEE Trans. on IE, vol. 45, n. 3, June 1998, pp. 401-411.

[27] Casadei, D.; Serra, G.; Tani, A.; Zarri, L. "Effects of input voltage measurement on stability of matrix converter drive system" Electric Power Applications, IEE Proceedings-, Volume: 151, Issue: 4, 7 July 2004 Pages:487 - 497

Capitolo 6

Confronto tra il Convertitore Back-to-Back e il Convertitore a Matrice, basato sullo stress termico degli IGBT

4.16 Introduzione

Il convertitore trifase a matrice permette un flusso di energia bidirezionale, forme d'onda sinusoidali in ingresso e in uscita, ed un controllo del fattore di potenza in ingresso. Per queste ragioni il convertitore a matrice ha ricevuto molta attenzione negli ultimi anni, poiché potrebbe diventare una buona alternativa al più classico convertitore back-to-back.

Il convertitore a matrice è gia stato comparato con il convertitore back-to-back, ottenendo alcuni importanti risultati ma che non possono essere considerati conclusivi. Il confronto tra i due convertitori è molto difficile per il grande numero di parametri (come filtro di ingresso, tipo di carico, frequenze di commutazione, frequenza di uscita, tipo di modulazione ecc.) e la diversa tensione di uscita erogabile dai convertitori.

Con un algoritmo appropriato il convertitore a matrice è in grado di generare in uscita sistemi di tensione simmetrici e sinusoidali, la cui tensione può variare da zero fino all'87% della tensione di ingresso. Nel caso del back-to-back la massima tensione di uscita dipende dalla tensione del DC-Link, la quale può essere maggiore o uguale alla tensione di ingresso raddrizzata.

La frequenza di commutazione dipende dalle diverse strategie di modulazione dei due convertitori. Inoltre i due convertitori necessitano di filtri di ingresso per ridurre le armoniche della corrente di ingresso, e i parametri dei filtri dipendono dalla frequenza di commutazione.

Nei lavori [28]-[31], il confronto tra questi due convertitori è basato sul rendimento totale; in [32] si mette in risalto il fatto che le perdite nel convertitore a matrice non sono egualmente distribuite ma dipendono dalla frequenza di uscita. In questo capitolo si confronteranno questi due convertitori per capire quale di essi sia in grado di erogare più potenza al variare della frequenza di

uscita. Il confronto è stato eseguito usando gli stessi IGBT e diodi. La massima potenza erogabile dai due convertitori è determinata dal massimo stress termico sopportabile da ciascun IGBT.

La potenza di uscita dei due convertitori è stata aumentata passo dopo passo, e si è monotorizzata la potenza dissipata dai singoli IGBT in condizioni di regime. La massima potenza erogabile dai due convertitori si determina monotorizzando la temperatura di tutti gli IGBT ed osservando quando un solo IGBT raggiunge la massima temperatura di funzionamento. La massima potenza ottenuta è stata divisa per il numero di IGBT dei due convertitori ottenendo così una quantità che rappresenta l'utilizzazione degli IGBT; questa grandezza è fondamentale per questo tipo di confronto.

4.17 Schema del convertitore a matrice

Lo schema del convertitore a matrice con un carico passivo è mostrato in Figura 6.1. Il sistema è composto da una rete non ideale e un filtro di ingresso del secondo ordine. La tecnica usata per il controllo del convertitore a matrice è la tecnica SVM con una sola configurazione nulla posta alla fine del semiperiodo (tecnica discussa nel capitolo 3). In questo modo il convertitore effettua 8 commutazioni per ogni t_c . La tecnica di commutazione è la tre passi con lettura dei segni sia della corrente di uscita e delle tensioni in ingresso (strategia discussa nel capitolo 4).



Figura 6.1 Schema del Convertitore a Matrice.

4.18 Schema del convertitore Back-to-Back

Il convertitore back-to-back è composto da due inverter: il primo opera come un raddrizzatore di tensione attivo, il secondo come in tradizionale inverter a tensione impressa (VSI); lo schema è mostrato in Figura 6.2. Entrambi gli inverter sono controllati con la tecnica SVM simmetrica con una configurazione nulla per ogni t_c , inoltre sono stati compensati i tempi morti [35]. Il sistema è composto dalla stessa rete non ideale usata per il convertitore a matrice e da un filtro di ingresso.



Figura 6.2 Schema del convertitore Back-to-Back.

4.19 Tipo di confronto

Il convertitore a matrice è composta da 18 diodi e da 18 IGBT, mentre il convertitore back-toback è costituito da 12 diodi e 12 IGBT. Il confronto è stato fatto usando per entrambi i convertitori gli stessi diodi e IGBT. Lo scopo del confronto è quello di valutare l'utilizzazione dei singoli componenti a semiconduttore, determinando la massima potenza di uscita per IGBT corrispondente al massimo stress termico che gli stessi IGBT possono raggiungere.

Il massimo stress termico degli IGBT è stato monitorato costantemente all'aumentare della potenza erogata dai convertitori. Quando un solo IGBT raggiunge la massima temperatura ammissibile, si assume che la potenza che sta erogando è anche la massima potenza erogabile dal convertitore.

Questi due convertitori hanno due diverse topologie di filtri di ingresso: il convertitore a matrice usa un filtro di tipo L-C mentre il back-to-back usa una topologia di tipo C-L. Infatti, il convertitore a matrice può essere considerato, visto dalla rete di ingresso, come un sistema a corrente impressa, mentre il back-to-back è un sistema a tensione impressa.

Per dimensionare il filtro di ingresso del convertitore a matrice, si è prima dimensionato il condensatore, facendo in modo che il fattore di potenza in ingresso al convertitore fosse pari a a 0.8 quando il convertitore eroga una potenza di circa il 10% della sua massima potenza erogabile. Poi si è determinata l'induttanza di filtro facendo in modo di soddisfare la IEEE Recommended Practices Power Systems (IEEE std.519-1992).

Nel caso del convertitore back-to back invece si è dimensionato per prima l'induttanza, facendo in modo che la caduta di tensione a pieno carico ai suoi capi fosse di circa 0.05 p.u alla frequenza della linea di alimentazione. Successivamente si è scelto un valore opportuno della capacità di filtro per soddisfare la IEEE Recommended Practices Power Systems (IEEE std.519-1992).

Ovviamente la progettazione del filtro di ingresso dipende molto dalla frequenza di commutazione dei dispositivi. Per il convertitore a matrice è stata scelta una frequenza di commutazione pari a 8KHz, corrispondente a un periodo di 125µs.

Il convertitore back-to-back essendo composto da due inverter ha due frequenze di commutazione. La frequenza di commutazione dell'inverter di uscita è stata posta pari a 16KHz, per ottenere lo stesso numero di commutazioni per unità di tempo del convertitore a matrice, ottenendo così dei fattori di distorsione armonica per la tensione di uscita, simili per entrambi i convertitori. La frequenza di commutazione dell'inverter di ingresso è stata diminuita a 6.6KHz per ridurre le perdite di commutazione e allo stesso tempo soddisfare la norma IEEE std.519-1992 usando valori comuni di induttanza e di capacità di filtro.

Il dimensionamento del filtro di ingresso è molto importante per il funzionamento dei due convertitori, ma in questo tipo di confronto assume una rilevanza minore.

In Tabella 6.1, sono riportati i limiti espressi dalla normativa della IEEE, nel caso in cui il rapporto tra la corrente di corto circuito nel punto di installazione e la massima corrente del

114

convertitore è compresa tra 100 e 1000; nella stessa tabella sono riportati i risultati ottenuti a piena potenza dai due convertitori. I parametri usati in tutte le simulazioni sono riportati in Tabella 6.2.

	Ordine delle singole armoniche					
Ordine	h<11	11≤h<17	17≤h<23	23≤ h<35	35≤ h	TDD
Limite(%)	12	5.5	5.0	2	1	15
Matrix(%)	1.08	0.57	1.54	1.59	0.51	3.57
B-to-B(%)	1.24	0.32	0.15	0.12	0.71	2.14

Tabella 6.1 Limiti per la distorsione della corrente di linea espressi in percentuale rispetto alla fondamentale.

Parametri delle Simulazioni					
	Back to Back	Convertitore a matrice			
V_{IN}	380 V(RMS), 50 Hz	380 V(RMS), 50 Hz			
R_{line}	0.11Ω	0.11Ω			
L_{line}	0.167mH	0.167mH			
V_{DC}	600V	-			
C_{DC}	200µF	-			
C_{f}	25µF (Y)	40 µF (Y)			
L_{f}	1.00 mH	0.35 mH			
R_{jc}	0.64 °C/W	0.64 °C/W			
C_j	31.2 mJ/°C	31.2 mJ/°C			
θ_{case}	70°C	70°C			
f_{sw}	6.6kHz (ac-dc),16kHz (dc-ac)	8kHz			
$\cos \phi_{\text{load}}$	0.8	0.8			
V	f_{out} < 50 Hz , const. V/Hz	f_{out} < 50 Hz , const. V/Hz			
v out	f_{out} > 50 Hz , V_{out} = 380 V	f_{out} > 50 Hz , V_{out} = 330 V			
Diodes	HFA16PB120	HFA16PB120			
IGBTs	IRG4PH50U	IRG4PH50U			

Tabella 6.2 Parametri delle simulazioni.

In Figura 6.3 e Figura 6.4 sono riportate le correnti di linea con i relativi spettri armonici sia del convertitore a matrice e che convertitore back-to-back.

Si possono notare le due diverse frequenze di commutazione, 8Khz per il convertitore a matrice e 6.6KHz per l'inverter a monte del convertitore back-to-back. Inoltre si può osservare che nel caso del convertitore a matrice ci sono delle piccole oscillazioni nell'intorno della frequenza di risonanza del filtro di ingresso a circa 1.1KHz. Nel caso del back-to-back si può osservare che lo spettro presenta delle armoniche di piccola entità fino a circa 2.8KHz, infatti la frequenza di risonanza di questo filtro di ingresso è circa 2,7KHz.



La differenza tra le ampiezze delle armoniche di risonanza dei due dispositivi nasce dal fatto che dai parametri scelti il guadagno dei due filtri è diverso: 10dB per il back-to-back e 30dB per il convertitore a matrice.

È noto che la distribuzione delle perdite negli IGBT e diodi del convertitore a matrice non è costante e uniforme ma dipende dalla frequenza di uscita. Per questo motivo è stata scelta come parametro la frequenza di uscita.

Le prestazioni dei due convertitori sono state esaminate per un range della frequenza di uscita che va da zero a 150Hz. La tensione di uscita è stata variata in accordo alla legge V/Hz costante come per il normale controllo dei motori asincroni. La tensione di uscita è stata variata con questa legge fino ai 50Hz dopo di che è sempre stata mantenuta costante e pari al suo valore massimo. Per il convertitore a matrice la massima tensione concatenata di uscita è di 330V mentre per il back-to-back è di 380V. Alle basse frequenza la tensione di uscita è stata cambiata per compensare le cadute di tensione nella resistenza dell'avvolgimento di statore.

4.20 Modello termico degli IGBT

Dalle assunzioni fatte in precedenza, la massima potenza di uscita dei convertitori la si ottiene quando gli IGBT raggiungono la loro massima temperatura di funzionamento.

La temperatura di giunzione degli IGBT è stata monotorizzata con un modello dinamico per ogni singolo IGBT; il circuito equivalente del modello è mostrato in Figura 6.5 e deriva da [33].

Nel modello θ_j rappresenta la temperatura di giunzione, R_{jc} rappresenta la resistenza termica tra la giunzione ed il case del dispositivo. La costante di tempo termica del sistema è $\tau = R_{jc} \cdot C_j$. Questo è un modello semplificato che non tiene conto della non uniforme distribuzione della temperatura interna al componente. La funzione di trasferimento del modello termico H(s) è un filtro passa-basso con frequenza di taglio pari a $f_{\theta} = 1/2\pi\tau$, la quale è comparabile con la frequenza di uscita dei convertitori (f_{out}), ma molto minore della frequenza di commutazione (f_{sw}).

Di conseguenza la temperatura di giunzione è strettamente legata alla frequenza di uscita dei convertitori.



Figura 6.5 Modello termico semplificato di un IGBT.

Per entrambi i convertitori la massima temperatura di giunzione e la temperatura del case sono state assunte pari a 150°C e 70°C rispettivamente. Di conseguenza la massima temperatura tra la giunzione ed il case è $\theta_{jc,max} = 80$ °C.

4.21 Risultati numerici

Le simulazioni sono state eseguite con il software MICROCAP7.1 grazie al quale è possibile utilizzare dei modelli complessi per simulare diodi ed IGBT.

Prima di tutto si è simulato il caso in cui la frequenza di uscita è uguale a 50Hz. In Figura 6.6 sono visibili gli andamenti delle temperature tra le giunzioni e il case ($\boldsymbol{\theta}_{jc}$) dei 18 IGBT del convertitore a matrice nel caso in cui si è alla massima potenza erogabile dal convertitore, ovvero quando la temperatura $\boldsymbol{\theta}_{jc}$ di uno o più IGBT ha raggiunto gli 80°C. Si nota che lo stress termico tra i diversi IGBT non è equamente distribuito; 6 IGBT sono molto più sollecitati degli altri. Infatti quando la frequenza di uscita è uguale alla frequenza di ingresso la corrente non si distribuisce equamente tra tutti gli IGBT. Questa distribuzione dipende anche da alcuni fattori quali la differenza tra i due vettori tensione di ingresso ed uscita e dal fattore di potenza del carico; nella simulazione ci si è messi nel caso peggiore per quel che riguarda la differenza tra gli angoli dei due

vettori tensione ingresso ed uscita ($\pi/3 + k2\pi/3$ con k=0,1,2...) come già osservato in [30]. In Figura 6.7 è mostrato l'andamento della corrente di un IGBT più solleccitato e la sua relativa θ_{ic} .

In Figura 6.8 sono mostrati gli andamenti delle θ_{jc} dei 12 IGBT del convertitore back-to-back. Si nota che esiste una notevole differenza tra le temperature θ_{jc} degli IGBT dell'inverter di uscita e quello di ingresso. Questo è spiegato dal fatto che l'inverter di monte sta funzionando da raddrizzatore, ma se il flusso di potenza cambiasse direzione le cose si invertirebbero. In Figura 6.9 è mostrato in dettaglio una corrente che attraversa un IGBT dell'inverter di uscita e la sua relativa θ_{jc} .



Figura 6.6 Andamento delle temperature θ_{jc} dei 18 IGBT del convertitore a matrice quando la frequenza di uscita è pari a 50Hz.



Figura 6.7 Andamento della temperatura θ_{jc} dell'IGBT più sollecitato e relativa corrente del convertitore a matrice quando la frequenza di uscita è pari a 50Hz.



Figura 6.8 Andamento delle temperature θ_{jc} dei 12 IGBT del convertitore back-to-back quando la frequenza di uscita è pari a 50Hz.



Figura 6.9 Andamento della temperatura θ_{jc} dell'IGBT più sollecitato e relativa corrente del convertitore backto-back quando la frequenza di uscita è pari a 50Hz.

Confrontando la Figura 6.8 con la Figura 6.6 si nota che esiste una distribuzione della corrente tra tutti gli IGBT migliore nel convertitore back-to-back. Di conseguenza la massima potenza per IGBT nel caso in cui la frequenza di uscita è uguale a 50Hz è più elevata per il convertitore back-to-back ($P_{\rm B2B}/12$) rispetto al convertitore a matrice ($P_{\rm MTX}/18$).

In Figura 6.10 sono mostrati gli andamenti delle temperature θ_{jc} degli IGBT del convertitore a matrice quando raggiungono il loro valore massimo; la frequenza di uscita in è di 60Hz.

In Figura 6.11 è mostrata la corrente che attraversa un IGBT più sollecitato e la relativa temperatura θ_{jc} del convertitore a matrice nel caso in la frequenza di uscita è di 60Hz.


Figura 6.10 Andamento delle temperature θ_{jc} dei 18 IGBT del convertitore a matrice quando la frequenza di uscita è pari a 60Hz.



Figura 6.11 Andamento della temperatura θ_{jc} dell'IGBT più sollecitato e relativa corrente del convertitore a matrice quando la frequenza di uscita è pari a 60Hz.



Figura 6.12 Andamento delle temperature θ_{jc} dei 6 IGBT dell'inverter di valle del convertitore back-to-back quando la frequenza di uscita è pari a 60Hz.

In Figura 6.12 sono mostrate le temperature θ_{jc} dei 6 IGBT dell'inverter di uscita del convertitore back-to-back nel caso in cui la frequenza di uscita è di 60Hz e si è alla massima potenza erogabile. In Figura 6.13 è riportata una corrente di un IGBT dell'inverter di valle del convertitore back-to-back e la sua relativa temperatura θ_{jc} . La frequenza di uscita è uguale a 60Hz.



Figura 6.13 Andamento della temperatura θ_{jc} dell'IGBT più sollecitato e relativa corrente dell'inverter di valle del convertitore back-to-back quando la frequenza di uscita è pari a 60Hz.

In Figura 6.14 sono mostrati gli andamenti delle temperature θ_{jc} degli IGBT del convertitore a matrice quando raggiungono il loro valore massimo, la frequenza di uscita in è di 40Hz.

In Figura 6.15 è mostrata la corrente che attraversa un IGBT più sollecitato e la relativa temperatura θ_{jc} del convertitore a matrice nel caso in la frequenza di uscita è di 40Hz.



Figura 6.14 Andamento delle temperature θ_{jc} dei 18 IGBT del convertitore a matrice quando la frequenza di uscita è pari a 40Hz.



Figura 6.15 Andamento della temperatura θ_{jc} dell'IGBT più sollecitato e relativa corrente del convertitore a matrice quando la frequenza di uscita è pari a 60Hz.

In Figura 6.16 sono mostrate le temperature θ_{jc} dei 6 IGBT dell'inverter di uscita del convertitore back-to-back nel caso in cui la frequenza di uscita è di 40Hz e si è alla massima potenza erogabile. In Figura 6.17 è riportata una corrente di un IGBT dell'inverter di uscita del convertitore back-to-back e la sua relativa temperatura θ_{jc} . La frequenza di uscita è uguale a 40Hz.

Confrontando la Figura 6.6 con la Figura 6.10 e la Figura 6.14 relative agli andamenti delle temperature θ_{jc} del convertitore a matrice, si nota che allontanandoci dal caso in cui la frequenza di uscita è uguale a quella di ingresso si ha una migliore distribuzione della corrente tra i diversi IGBT.



Figura 6.16 Andamento delle temperature θ_{jc} dei 6 IGBT dell'inverter di valle del convertitore back-to-back quando la frequenza di uscita è pari a 40Hz.

Nel caso dei 50Hz avevamo che i 18 IGBT si potevano dividere in 3 gruppi equamente sollecitati tra loro mentre sia nel caso dei 60 e 40Hz si ha una distribuzione abbastanza equa tra tutti gli IGBT.



Figura 6.17 Andamento della temperatura θ_{jc} dell'IGBT più sollecitato e relativa corrente dell'inverter di valle del convertitore back-to-back quando la frequenza di uscita è pari a 60Hz.

Per quel che riguarda il convertitore back-to-back si osserva dalle Figura 6.8, Figura 6.12 e Figura 6.16 che la distribuzione della corrente negli IGBT dei singoli inverter è sempre equa. Ma al diminuire della frequenza il tempo in cui un singolo IGBT lavora di continuo aumenta ed è pari a metà del periodo della frequenza di uscita; in questo periodo la temperatura aumenta sempre. Allora al diminuire della frequenza di uscita il convertitore back-to-back eroga sempre meno potenza, cosa che invece non avviene per il convertitore a matrice.

La massima potenza di uscita che possono erogare i due convertitori in funzione della frequenza di uscita è mostrata in Figura 6.18. Si nota che per qualsiasi frequenza il convertitore a matrice eroga più potenza del convertitore back-to-back. Inoltre si nota che la differenza tra le due potenze erogate è minima quando la frequenza di uscita è 50Hz.

In Figura 6.19 sono riportati gli andamenti della massime correnti erogabili dai due convertitori in funzione della frequenza di uscita. In questa figura sono evidenti le migliori prestazioni del convertitore a matrice specialmente alle basse frequenze.



Figura 6.18 Massima potenza di uscita erogabile dai convertitori in funzione della frequenza di uscita.



Figura 6.19 Massima corrente di carico erogabile dai convertitori in funzione della frequenza di uscita.

Il caso peggiore del convertitore back-to-back è quando la frequenza di uscita è nulla, perché in questo caso non c'è una distribuzione equa della corrente su tutti gli IGBT; all'aumentare della frequenza di uscita le cose migliorano. Inoltre per quel che riguarda il convertitore a matrice si vedono dei "buchi" esattamente per le frequenze di 25 50 e 100Hz, ovvero tutte quelle frequenze in cui o la frequenza di uscita è un multiplo di quella di ingresso o viceversa. Ulteriori dettagli su questo verranno trattati nell'appendice di fine capitolo.



Figura 6.20 Aree di funzionamento del convertitore a matrice e del back-to-back.

In Figura 6.20 è mostrata l'area di funzionamento dei due convertitori in un piano V-I. Si nota che il convertitore a matrice è più adatto ad essere utilizzato negli azionamenti in cui è richiesta un elevata corrente allo spunto, ovvero in tutti i casi in cui ci siano dei grossi carichi inerziali.



Figura 6.21 Massima potenza erogabile per IGBT in funzione della frequenza di uscita.

Per poter eseguire un giusto confronto ci si deve ricordare che il convertitore a matrice è composto da 18 IGBT mentre il back-to-back ne usa 12. Per questo sono state introdotte due nuove grandezze per poter effettuare il confronto, rispettivamente la massima potenza di uscita per IGBT e la massima corrente di uscita per IGBT. Gli andamenti di queste due grandezze sono riportati nella Figura 6.21 e nella Figura 6.22. Si vede che l'andamento della potenza di uscita per IGBT nel caso del convertitore a matrice è inferiore a quello del back-to-back, eccetto per il range di frequenze

compreso tra 0 e circa 30Hz. Invece se si fa riferimento alla massima corrente erogabile per IGBT dai due convertitori si nota che la corrente erogabile dal convertitore a matrice è quasi sempre superiore a quella del back-to-back eccetto il caso dei 50Hz. Comunque alle basse frequenze il convertitore a matrice è in grado di erogare molta più corrente del back-to-back.



Figura 6.22 Massima corrente erogabile al carico per IGBT in funzione della frequenza di uscita.

4.22 Conclusioni

In questo capitolo è stato fatto un confronto tra il convertitore back-to-back ed il convertitore a matrice tenendo conto dei limiti termici degli IGBT e il numero differente degli IGBT delle due topologie di convertitori. Si sono utilizzati gli stessi IGBT e diodi per effettuare il confronto. Inoltre si è utilizzato la massima potenza erogabile e la massima corrente erogabile per IGBT come grandezze principali per confrontare i due convertitori. La differenza più grande tra i due convertitori la si ha per basse frequenze di uscita, dove il convertitore a matrice è migliore rispetto al back-to-back, perché a queste frequenze riesce ad avere una migliore distribuzione della corrente tra i diversi IGBT, cosa che avviene anche per il back-to-back ma soltanto dopo un periodo di tempo troppo lungo che ha già surriscaldato troppo gli IGBT.

4.23 Appendice

Nell'approccio analitico presentato è dimostrato che nel convertitore a matrice non c'è una buona distribuzione della corrente tra tutti gli IGBT nel caso in cui al frequenza di uscita è uguale a 25, 50 e 100Hz. In generale comunque il caso peggiore lo si ha quando la frequenza di uscita è uguale alla frequenza di ingresso.

Sia α_i l'angolo del vettore tensione di ingresso e α_o l'angolo del vettore tensione di uscita. Nelle condizioni di funzionamento a regime, per un dato carico e per un certo rapporto di modulazione, la potenza dissipata da un solo IGBT in un periodo di tempo t_c dipende dagli angoli α e α . Questa dipendenza può essere scritta come:

Eq. 6.1
$$P = P(\alpha, \alpha)$$

La funzione *P* è periodica rispetto agli angoli α e α , di conseguenza la Eq. 6.1 può essere riscritta nel seguente modo

Eq. 6.2
$$P(\alpha_i, \alpha_o) = P(\alpha_i + 2\pi, \alpha_o) = P(\alpha_i, \alpha_o + 2\pi)$$

La funzione dell'Eq. 6.2 è una funzione quasi periodica e può essere riscritta utilizzando la doppia serie di Fourier [36]:

 $P(\boldsymbol{\alpha}_{i},\boldsymbol{\alpha}_{o}) = \operatorname{Re}\{\sum_{k=0}^{\infty}\sum_{h=-\infty}^{\infty}\overline{P}_{k,h}e^{J(k\boldsymbol{\alpha}_{i}+h\boldsymbol{\alpha}_{o})}\}$

dove $\overline{P}_{k,h}$ è il coefficiente della serie di Fourier di indice $h \in k$.

Nelle condizioni di funzionamento di regime α e α possono essere riscritti in funzione del tempo nel seguente modo:

Eq. 6.4 $\alpha_i = \omega_i t$ Eq. 6.5 $\alpha_o = \omega_o t$

dove ω e ω_o sono le pulsazioni angolari della tensione di ingresso e di uscita.

Sostituendo l'Eq. 6.4 e Eq. 6.5 nell'Eq. 6.3 la potenza dissipata assume la seguente forma in funzione del tempo:

Eq. 6.6
$$P(t) = \operatorname{Re} \{ \sum_{k=0}^{\infty} \sum_{h=-\infty}^{\infty} \overline{P}_{k,h} e^{J(k\omega_i + h\omega_o)t} \}$$

La temperatura tra la giunzione e il case dell'IGBT θ_{jc} può essere trovata usando il modello termico di un IGBT mostrato in Figura 6.5. La funzione di trasferimento di questo modello $\overline{H}(\omega)$ tra la temperatura θ_{jc} e la potenza dissipata dall'IGBT è un filtro passa basso.

Eq. 6.7
$$\overline{H}(\omega) = \frac{R_{jc}}{1+j\omega\tau}$$

Applicando l'Eq. 6.6 alla Eq. 6.7 si ottiene la seguente espressione della $\boldsymbol{\theta}_{jc}$

Eq. 6.8
$$\vartheta_{jc}(t) = \operatorname{Re}\left\{\sum_{k=0}^{\infty}\sum_{h=-\infty}^{\infty}\overline{P}_{kh}\overline{H}(k\omega_{i}-h\omega_{o})e^{j(k\omega_{i}+h\omega_{o})t}\right\}$$

È noto che l'ampiezza delle armoniche di P(t) decresce proporzionalmente al prodotto delle armoniche di indice k e h. Inoltre le armoniche con frequenza molto maggiore della frequenza di taglio del filtro passa basso non hanno un contributo molto rilevante sulla temperatura θ_{jc} .

Di conseguenza l'Eq. 6.8 può essere riscritta come somma di un numero di termini finito, nel seguente modo:

Eq. 6.9

$$\vartheta_{jc}(t) = P_0 H(0) + 2P_{0,1} H(\omega_0) \cos(\omega_0 t + \varphi_{0,1}) + P_{1,-1} H(\omega_i - \omega_o) \cos((\omega_i - \omega_o)t + \varphi_{1,-1}) + P_{1,-2} H(\omega_i - 2\omega_o) \cos((\omega_i - 2\omega_o)t + \varphi_{1,-2}) + P_{2,-1} H(2\omega_i - \omega_o) \cos((2\omega_i - \omega_o)t + \varphi_{2,-1}) - -$$

dove $\varphi_{k,h}$ è l'angolo di fase di $P_{k,h}$.

Un approssimata stima della temperatura θ_{jc} può essere ottenuta dall'Eq. 6.9 nel seguente modo:

Eq. 6.10 $\vartheta_{jc,\max}(\omega_{o}) = P_{0}H(0) + 2P_{0,1}H(\omega_{0}) + P_{1,-1}H(\omega_{i} - \omega_{o}) + P_{1,-2}H(\omega_{i} - 2\omega_{o}) + P_{2,-1}H(2\omega_{i} - \omega_{o})$ Nell'Eq. 6.10 si vede che la massima temperatura θ_{ic} dipende dalla frequenza di uscita.

Per determinare il valore di ω_o che fa si che l'Eq. 6.10 assuma il valore di un massimo relativo, è necessario derivare l'Eq. 6.10:

$$\frac{\partial \vartheta_{jc,\max}}{\partial \omega_o} = \frac{\tau^2}{R_{jc}^2} \Big[2P_{0,1}H^3(\omega_0) \Big(-\omega_0 \Big) + P_{1,-1}H^3(\omega_i - \omega_o) \Big(\omega_i - \omega_o \Big) + 2P_{1,-2}H^3(\omega_i - 2\omega_o) \Big(\omega_i - 2\omega_o \Big) + P_{2,-1}H^3(2\omega_i - \omega_o) \Big(2\omega_i - \omega_o \Big) \Big]$$

Eq. 6.11

Si può notare che quando $\omega_o \cong \omega_i$ il termine dominante dell'Eq. 6.11 è $P_{1,-1}H^3(\omega_i - \omega_o)(\omega_i - \omega_o)$, mentre gli altri termini moltiplicati per il fattore $H^3(\omega_i)$ sono trascurabili. Come conseguenza, $\omega_o \cong \omega_i$ può essere considerato una soluzione approssimata dell'Eq. 6.11, corrispondente a un massimo relativo dell'Eq. 6.10.

Con un procedimento simile, possono essere trovate le soluzioni $\omega_0 \cong 2\omega_i$, $\omega_0 \cong \omega_i/2$, le

quali corrispondono a dei massimi locali ma di minor entità di quello trovato in precedenza.

Bibliografia

[28] L. Malesani, L. Rossetto; P. Tenti, P. Tomasin, "AC/DC/AC PWM converter with reduced energy storage in the DC link," *IEEE Transactions on Industry Applications*, vol. 31, no.2, March-April 1995, pp. 287 - 292.

[29] S. Bernet, S. Ponnaluri, R. Teichmann, "Design and Loss Comparison of Matrix Converters and Voltage-Source Converters for Modern AC Drives," *IEEE Transaction on Industrial Electronics*, vol. 49, no.2, April, 2002, pp. 304-314.

[30] M. Apap, J.C. Clare, P.W. Wheeler, M.Bland, K. Bradley, "An Approach to the Analysis on Efficiency and Device Control Power Loss Distribution for Matrix Converters," in *Proceedings of EPE Conference*, 2003, ISBN: 90-75815-07-7, no. 509, pp. 1-8.

[31] C. Klumpner, F. Blaabjerg, P. Thogersen, "Evaluation of the Converter Topologies Suited for Integrated Motor Drives", IEEE Industry Applications Conference, 12-16 October 2003, vol.2, pp. 890-897.

[32] J. K. Kang, H. Hara, E. Yamamoto, E. Watanabe, "Analysis and Evaluation of Bi-Directional Power Switch Losses for Matrix Converter Drives," *IEEE Industrial Application Conference*, vol.1, no. 1, October, 2002, pp.438-443.

[33] F. Filicori, C. G. Lo Bianco, "A Simplified Thermal Analysis Approach for Power Transistor Rating in PWM-Controlled DC/AC Converters," *IEEE Transactions on Circuits and System*, vol. 45, no.5, May, 1998, pp.577-566.

[34] D. Casadei, A. Trentin, M. Matteini, M. Calvivi, "Matrix Converter Commutation Strategy Using both Output Current and Input Voltage Sign Measurement," in *Proceedings of EPE Conference*, 2003, ISBN: 90-75815-07-7, no. 1101, pp.1-10.

[35] D. Casadei, G. Serra, A. Tani, L. Zarri, F. Profumo, "Performance Analysis of a Speed Sensorless Induction Motor Drive Based on a Constant Switching Frequency DTC Scheme," *IEEE Transactions on Industry Applications*, vol.39, no.2, March-April, 2003, pp.476-484

[36] R. C. Hilborn, Chaos and Nonlinear Dinamics. Oxford, U.K: Oxford Univesity Press 1994-2000.

Capitolo 7

Costruzione di un prototipo di convertitore a matrice

4.24 Hardware di potenza

Per la costruzione del prototipo di convertitore a matrice sono stati utilizzati dei moduli sperimentali prodotti dalla International Rectifier (Figura 7.1); in questi moduli sono integrati 6 IGBT con i relativi diodi in antiparallelo. Per la costruzione del prototipo sono necessari tre moduli.



Figura 7.1 Modulo di potenza per convertitore a matrice con 6 IGBT e relativi diodi in antiparallelo prodotto dalla International Rectifier.

Il circuito elettrico del modulo è mostrato in Figura 7.2. All'interno di ogni modulo di potenza è presente un solo interruttore bidirezionale e ci sono altri 4 IGBT ciascuno dei quali costituisce metà interruttore bidirezionale. Gli IGBT utilizzati sono da 1200V e da 50 A a 25°C. Sempre dalla Figura 7.2 si nota che l'interruttore bidirezionale è costituito da due IGBT con il collettore in comune e diodi in antiparallelo. Questo significa che saranno necessarie 6 alimentazioni isolate per i circuiti

dei drivers, visto che tutti gli IGBT a tre a tre hanno l'emettitore in comune, ovvero una per ogni fase di ingresso ed uscita.

Per poter connettere i tre moduli di potenza tra loro si è realizzato un circuito stampato multistrato dove sono presenti anche il filtro di ingresso, i sensori di tensione e di corrente e i circuiti dei drivers. Il circuito stampato si vede in Figura 7.3.



Figura 7.2 Schema elettrico del modulo di potenza.

In Figura 7.3 si notano bene i condensatori del filtro di ingresso in giallo, in nero si notano i tre LEM di corrente. Sagomati sullo stampato si notano i tre moduli di potenza che sono montati sul lato opposto del circuito stampato. Inoltre si nota in verde un connettore di potenza a sei morsetti, tre per le fasi di ingresso e tre per le fasi di uscita. Sono presenti altre tre connettori chiamati "zif", due di questi (quello centrale e quello più a destra) portano i segnali digitali di controllo dei drivers in modalità differenziale, grazie alla quale si eliminano i disturbi di nodo comune. Il connettore "zif" a sinistra è il connettore di feedback, ovvero trasferisce i segnali analogici delle tensioni e delle correnti verso la scheda di controllo. Questi segnali per essere più immuni ai disturbi sono pilotati in corrente. Nel connettore ci sono anche tre segnali che portano l'informazione della temperatura dei tre moduli di potenza; questi segnali sono in frequenza e usano il protocollo di comunicazione RS422. Infine l'ultimo segnale di feedback è lo stato dei driver; anche questo

segnale va alla scheda di controllo in maniera differenziale per essere immune ai disturbi di modo comune. Questo segnale indica se un IGBT è saturato a causa di una sovracorrente; è quindi un segnale di protezione.



Figura 7.3 Scheda di potenza del convertitore a matrice.

I driver utilizzati (HCPL316), sono optoisolati e in grado di pilotare direttamente questi IGBT avendo un picco di corrente di 4 A. Inoltre sono dotati di una serie di dispositivi che servono a misurare la caduta di tensione tra l'emettitore e il collettore; se questa differenza di tensione supera un certo livello il driver in automatico apre l'IGBT e da in uscita un segnale di errore detto di FAULT. Tutti i segnali di FAULT dei 18 drivers sono stati uniti nella stessa "net"; questo è stato possibile perché il segnale di FAULT deriva da un transitor a collettore aperto.

Ogni qual volta un IGBT satura, il segnale di FAULT cambia stato e il driver per poter rifunzionare deve essere resettato. Il controllo di questa protezione avviene nell'FPGA.

Come trasduttori di tensione si sono utilizzate dei semplici resistori in modo tale da formare un partitore.

Come protezione si sono utilizzati dei varistori di tensione tra le diverse fasi di ingresso e di uscita. Inoltre per maggior sicurezza si sono utilizzati due ponti a diodi trifase per formare un circuito di clamp esterno allo stampato.

4.25 Hardware di controllo

L'hardware di controllo essenzialmente è costituito da tre schede elettroniche. La prima è l'evaluation board dell'FPGA EP1C20 (vedi Figura 7.4), un dispositivo di Altera e precisamente della famiglia detta Cyclone. La seconda scheda elettronica è l'evaluation board del dispositivo TMS320F2812, un DSP di nuova generazione a virgola fissa della Texas Instruments. Questa scheda è direttamente montata su di un'altra (vedi Figura 7.5). Quest'ultima scheda serve a mettere in comunicazione il DSP con l'FPGA e tutta la parte di controllo con la potenza.



Figura 7.4 Evaluation board della FPGA EP1C20-nios development kit.

Si possono notare i tre connettori "zif" che vanno verso la potenza e i flat cable che servono a mettere in comunicazione l'FPGA al DSP.

La comunicazioni tra il DSP e l'FPGA può avvenire in due modalità. Nella prima, più semplice, si collegano i pin dell'EV del DSP direttamente ai pin di input dell'FPGA. Nella seconda, più raffinata, tutto il bus dati e il bus indirizzi del DSP è collegato all'FPGA e all'interno della FPGA si costruisce una dual-port-ram per poter acquisire tutti i dati necessari.

In quest'ultima scheda elettronica inoltre sono presenti una serie di circuiti analogici per l'adattamento dei segnali delle tensioni di ingresso al convertitore a matrice e delle correnti di uscita. Inoltre un'altra serie di circuiti analogici serve a determinare il segno delle correnti di uscita e delle tensioni in ingresso del convertitore a matrice per poter eseguire i giusti passi per qualsiasi strategia di commutazione.

Tutti i segnali di controllo degli IGBT che escono dall'FPGA vengono inoltre su questa scheda trasformati in segnali differenziali per andare verso la scheda di potenza.



Figura 7.5 Evaluation board del TMS320f2812, e scheda di interfaccia.

In Figura 7.6 si può osservare tutto il prototipo del convertitore a matrice, nel quale sono ben visibili le schede elettroniche descritte in precedenza.



Figura 7.6 Prototipo di convertitore a matrice.

4.26 Metodo di controllo

Nel DSP si è implementata le tecnica SVM presentata nel capitolo 3. Ci si è limitati a fare un controllo in catena aperta sulla tensione di uscita. Le grandezze lette sono le tensioni di ingresso e le correnti di uscita che servono come controllo per eventuali sovracorrenti e per implementare le sequenza di commutazione. Inoltre, attraverso due trimer, si danno i riferimenti al convertitore a matrice, l'ampiezza della tensione e la sua frequenza. Dati questi valori l'algoritmo di controllo è in grado di calcolare tutti i duty-cycle ciclo per ciclo.

Le uscite del DSP sono i pin dell'EV, più precisamente 10 canali PWM linearmente indipendenti. Cinque di questi canali collegati all'FPGA portano l'informazione temporale dei vettori che si devono applicare. In questo modo si riescono ad ottenere sei diversi vettori per ogni ciclo il che significa che si è in grado di applicare una SVM con due vettori nulli.

Gli altri 5 canali PWM sono stati usati per la decodifica del settore di appartenenza del vettore corrente in ingresso e il vettore tensione di uscita. In realtà le combinazioni sono 36 ma essendo a due a due uguali in realtà sono 18 combinazioni. In questo modo usando 5 canali si è in grado di ottenere la combinazione di tutti gli stati utili ed eventuali configurazioni di errore.

L'FPGA riceve in ingresso questi dieci segnali generati dal DSP, e attraverso una serie di circuiti logici è in grado di capire quale è il vettore che si deve applicare. Una volta determinato il vettore attivo o la configurazione nulla, l'FPGA determina lo stato di 6 bit. Questi sei bit a gruppi di due si riferiscono ai 3 interruttori bidirezionali facenti capo ad ognuna fase di uscita.

Questi due bit danno luogo a quattro configurazioni logiche, così decodificate:

- 00 Tutti e tre gli interruttori bidirezionali facente capo a quella fase di uscita sono aperti.
- 01 La fase di uscita va connessa con la fase di ingresso presente nello stesso modulo di potenza.
- 10 La fase di uscita va connessa con la fase di ingresso precedente (rispetto al senso ciclico delle fasi).
- 11 La fase di uscita va connessa con la fase di ingresso successiva (rispetto al senso ciclico delle fasi.

A questo punto l'FPGA noti i segni della corrente e della tensione in ingresso deve gestire la strategia di commutazione scelta. Nel nostro caso si è scelto di utilizzare una quattro passi in corrente.

L'FPGA inoltre gestisce tutti gli errori, sia quelli dovuti alle saturazioni degli IGBT e alle sovratensioni che nascono sul condensatore del circuito di clamp. Gestisce anche i segnali termici dei moduli di potenza e gli eventuali errori di comunicazione che possono nascere.

4.27 Risultati sperimentali

Nelle prove eseguite il convertitore a matrice è alimentato da una rete trifase con tensione concatenata pari a $380V_{ms}$. In tutte le prove la tensione concatenata di ingresso è stata mantenuta pari a $220V_{ms}$ grazie all'utilizzazione di un variac trifase. Il carico utilizzato è passivo di tipo Ω -L (R=2.5 Ω , L=3.7mH).

Il filtro di ingresso è costituito da due gruppi di condensatori, tutti da 10µF. Il primo gruppo di condensatori è collegato triangolo, il secondo gruppo invece è collegato a stella per poter

eventualmente introdurre un ulteriore condensatore tra il centro stella e la terra per limitare i disturbi.

Nelle figure seguenti sono rappresentate le forme d'onda di tensione e corrente in diverse condizioni di funzionamento del convertitore a matrice



Figura 7.7 Corrente di carico e tensione concatenata di uscita, quando $V_{oref} = 70V$, a 25 Hz.



Figura 7.8 Tensione concatenata di uscita, con $V_{\it oref}=70V$, a 25 Hz.

. In Figura 7.7, sono mostrate la tensione concatenata di uscita (canale 1, 400 V a divisione) e la corrente di uscita (20 A su divisione) quando il convertitore ha in ingresso una tensione pari a $220V_{rms}$, e la tensione concatenata richiesta al carico è pari a $70V_{rms}$ a 25Hz.

In Figura 7.8, è illustrato un ingrandimento della tensione concatenata di uscita (100V a divisione), nelle stesse condizioni di Figura 7.7. In Figura 7.9 sono rappresentate la corrente di ingresso (canale 3, 20 A su divisione) e la tensione concatenata ai capi del condensatore (canale 2, 400V a divisione).



Figura 7.9 Corrente di ingresso e tensione concatenata in ingresso, con $V_{oref} = 70V$, a 25 Hz.

In Figura 7.10, sono mostrate la tensione concatenata di uscita (canale 1 400 V a divisione) e la corrente di uscita (20 A su divisione) quando il convertitore ha in ingresso una tensione pari a $220V_{rms}$, e la tensione concatenata richiesta al carico è pari a $70V_{rms}$ a 50Hz.



Figura 7.10 Corrente di carico e tensione concatenata di uscita, quando $V_{oref} = 70V$, a 50 Hz.



Figura 7.11 Tensione concatenata di uscita, con $V_{\rm oref}=70V$, a 50 Hz.

In Figura 7.11 è mostrato un ingrandimento della tensione concatenata in uscita (400V su divisione) nelle stesse condizioni di Figura 7.10. In Figura 7.12, sono illustrate la corrente di

ingresso (canale 3, 10 A a divisone) e la tensione concatenata in ingresso ai capi dei condensatori di filtro (canale 2, 400V a divisione).



Figura 7.12 Corrente di ingresso e tensione concatenata in ingresso, con $V_{\rm oref}=70V$, a 50 Hz.



Figura 7.13 Corrente di carico e tensione concatenata di uscita, quando $V_{_{oref}}=70V$, a 100 Hz.



Figura 7.14 Tensione concatenata di uscita, con $V_{\it oref}=70V$, a 100 Hz.

In Figura 7.13, sono mostrate la tensione concatenata di uscita (canale 1 400 V a divisione) e la corrente di uscita (20 A su divisione) di una fase quando il convertitore ha in ingresso una tensione pari a $220V_{rms}$ e la tensione concatenata richiesta al carico è pari a $70V_{rms}$ a 100Hz. In Figura 7.14 è mostrato un ingrandimento della tensione concatenata di uscita (100V a divisione).



Figura 7.15 Corrente di ingresso e tensione concatenata in ingresso, con $V_{oref} = 70V$, a 100 Hz.



Figura 7.16 Corrente di carico e tensione concatenata di uscita, quando $V_{oref} = 70V$, a 150 Hz.

In Figura 7.15 sono illustrate la corrente di linea (canale 3, 10 A a divisione) e la tensione concatenata in ingresso ai capi dei condensatori di filtro (canale 2, 400V).

In Figura 7.16 sono mostrate la corrente di carico (canale 3, 10 A a divisione) e la tensione concatenata di uscita (canale 1, 400 V a divisione) nel caso in cui la tensione richiesta al carico è di $V_{oref} = 70V$.



Figura 7.17 Tensione concatenata di uscita, con $V_{oref} = 70V$, a 150 Hz.



Figura 7.18 Corrente di ingresso e tensione concatenata in ingresso, con $V_{oref} = 70V$, a 150 Hz.

In Figura 7.17 è mostrato un ingrandimento della tensione concatenata di uscita (100V a divisione) nelle stesse condizioni di funzionamento. In Figura 7.18 sono illustrate la corrente di linea (canale 3, 10 A a divisione) e la tensione concatenata in ingresso ai capi dei condensatori di filtro (canale 2, 400V).



Figura 7.19 Corrente di carico e tensione concatenata di uscita, quando $V_{oref} = 130V$, a 85 Hz.



Figura 7.20 Corrente di ingresso e tensione concatenata in ingresso, con $V_{oref} = 130V$, a 85 Hz.

In Figura 7.19 sono mostrate rispettivamente la corrente di carico (canale 3, 20 A a divisione) e la tensione concatenata di uscita (canale 1, 400V a divisione) e in Figura 7.20 la corrente di ingresso (canale 3, 10 A a divisione) e la tensione concatenata ai capi del condensatore di filtro (canale 2, 400 V a divisione), quando la tensione di ingresso è uguale a $220V_{rms}$, e la tensione richiesta al carico concatenata è uguale a $130V_{rms}$ a 85Hz.

Si può notare come la corrente di ingresso in tutti i casi presentati non sia perfettamente sinusoidale ma ci siano sovrapposte altre componenti armoniche. Queste componenti sono dovute in parte al fatto che la stessa tensione di alimentazione non è perfettamente.

In Figura 7.21 è mostrato un transitorio quando la tensione di ingresso ai capi del condensatore di filtro è pari a $220V_{ms}$, e la tensione di uscita concatenata richiesta è pari a $70V_{ms}$. Nel transitorio si richiede di passare da 150Hz di uscita a 50Hz. Nel canale 3 si vede la corrente di uscita (10 A a dividione) e nel canale 1 la tensione concatenata di uscita (400V a divisione).



Figura 7.21 Transitorio della corrente di uscita e della tensione concatenata di uscita da 150Hz a 50Hz.

Per evidenziare la presenza di fenomeni di instabilità sono stati tolti i condensatori collegati a stella sul filtro di ingresso. In Figura 7.22 sono mostrate la corrente di linea (10 A a divisione), la tensione concatenata di uscita (200 V a divisione), e infine nel canale due è mostrata la tensione concatenata di ingresso ai capi dei condensatori di filtro (200 V a divisione).



Figura 7.22 Fenomeni di instabilità.

3.27.1 Effetti della non linearità dei modulatori causati dal tempo di commutazione

Come già detto nel capitolo 4, le commutazioni non avvengono in tempo nullo, e di conseguenza i modulatori non sono lineari. Se il tempo di applicazione di un vettore attivo è inferiore al tempo di commutazione, questo vettore non può essere applicato per quel tempo. Principalmente ci sono due tipi di strategie:

- 1 non si applica quel vettore e il tempo viene aggiunto al vettore nullo (sottomodulazione);
- 2 si applica quel vettore per un tempo sufficiente da permettere tutta la commutazione (sovramodulazione).

I modulatori non sono lineari, principalmente ogni qual volta un vettore tensione di uscita o vettore corrente di ingresso stanno cambiando di settore, ed inoltre questo fenomeno è tanto più accentuato quando più l'indice di modulazione è piccolo.

Nelle prove eseguite si è utilizzato una tecnica di modulazione a quattro passi in corrente con un tempo totale di commutazione pari a 2.34μ s. Questo significa che il minimo duty-cycle applicabile per una frequenza di commutazione di 8KHz (ovvero 125μ s) nel caso di una modulazione simmetrica è pari a 3.7%, e per ragioni di sicurezza è stato posto pari al 4%.

Sono state eseguite diverse prove con le due diverse strategie di controllo della saturazione del modulatore, alcune delle quali sono state riportate di seguito.

In Figura 7.23 sono mostrati gli andamenti della corrente al carico (canale 3, 10 A a divisione) e della tensione concatenata di uscita, quando la tensione di ingresso ai capi dei condensatori di filtro è pari a $220V_{rms}$ e la tensione concatenata di uscita richiesta è uguale a $28V_{rms}$ con una frequenza di 15Hz. In questo caso la strategia di controllo relativa alla saturazione dei modulatori è la n°1 ovvero non si applica nessun vettore che abbia un tempo di applicazione inferiore al tempo di commutazione.



Figura 7.23 Sottomodulazione dei modulatori, quando $V_{oref} = 28V$, a 15 Hz.



Figura 7.24 Sovramodulazione dei modulatori, quando $V_{oref} = 28V$, a 15 Hz.

In Figura 7.24 sono riportati in maniera analoga le stesse grandezze, cambiando la strategia di controllo riguardante la saturazione dei regolatori. In questo caso si applicano tutti i vettori inferiori al tempo di commutazione, per un tempo pari a quello della durata di una commutazione.

Infine si è implementato una terza strategia per migliorare gli effetti causati dalla non linearità dei modulatori:

se il tempo di applicazione di un vettore attivo è inferiore al 50% del tempo di commutazione non viene applicato, se invece il suo tempo è maggiore del 50% del tempo di commutazione e allo stesso tempo minore del tempo totale di commutazione, il vettore viene applicato per un tempo pari al tempo di commutazione.



Figura 7.25 Sottomodulazione e sovramodulazione discetizzate al 50% del tempo di commutazione, quando $V_{oref} = 28V$, a 15 Hz.

In Figura 7.25 si vedono i risultati nelle medesime condizioni, avendo però applicato questa nuova gestione della saturazione dei modulatori.

Confrontando la Figura 7.23, 7.24 e 7.25 si nota come sia migliore la forma d'onda della corrente di carico nell'ultimo caso. Inoltre si nota che anche i valori di picco delle correnti di carico sono diversi. Se usiamo il metodo di "sottomodulare" si ha una corrente più piccola rispetto al caso di "sovramodulazione". Si ottiene una corrente di picco intermedia con la tecnica di discretizzazione del 50%.

Questo fenomeno è tanto maggiore quanto più piccolo è il rapporto tra la tensione richiesta al carico e la tensione di ingresso, inoltre è molto più sentito se il carico è poco induttivo.

Conclusioni

In questa tesi è stato studiato il funzionamento del convertitore trifase a matrice sia da un punto di vista teorico che sperimentale.

Nel dettaglio è stata approfondita la tecnica di controllo basata sull'impiego dei vettori di spazio o più semplicemente SVM. A tal proposito sono state condotte numerose prove sperimentali per poter confrontare le diverse strategie di controllo relative alla gestione delle configurazioni nulle. Dalle prove si è visto che il convertitore consente di ottenere ottime forma d'onda sia in ingresso che in uscita, come peraltro ci si aspettava dalle simulazioni.

In seguito si è approfondito lo studio delle strategie di commutazione a due, tre e quattro passi, basate sia sul segno della corrente di uscita, sia sul segno della corrente di ingresso. Mediante delle simulazioni numeriche si è cercato di confrontare due tecniche tra loro. Sono state confrontate la quattro passi basata sulla lettura del segno della corrente di uscita e la tre passi basata sulla lettura del segno delle correnti di uscita, rilevando dei vantaggi con la tecnica a tre passi.

Bisogna fare molta attenzione perché le commutazioni avvengano sempre in piena sicurezza utilizzando sensori di corrente e tensione particolarmente precisi.

Si è inoltre visto attraverso prove sperimentali come sia meglio compensare la non linearità dei modulatori mediante una semplice discrettizzazione basata sul 50% della durata di una commutazione.

Altro aspetto di questo tesi è stato lo studio di fenomeni di instabilità che si possono verificare nel normale funzionamento del convertitore a matrice tramite simulazioni numeriche e prove sperimentali. Questi fenomeni sono fortemente legati ai parametri del filtro di ingresso e della rete di alimentazione. Per questo motivo si sono studiate diverse topologie di filtro di ingresso adatte al convertitore a matrice. Inoltre, per aumentare il limite di stabilità del convertitore a matrice è stato mostrato che risulta importante filtrare il vettore tensione in ingresso. Questo lo si è visto sia nelle simulazioni numeriche e anche nelle prove sperimentali. Mediante un'opportuna combinazione del filtro di ingresso e un'opportuna frequenza di taglio del filtro digitale posto sul vettore tensione di ingresso si evita l'instabilità, senza trasferire al carico eventuali disturbi della rete di alimentazione.

Il filtro di ingresso deve soddisfare i seguenti requisiti:

- 1 non deve dissipare troppa energia;
- 2 non deve abbattere troppo il fattore di potenza;
- 3 deve filtrare le armoniche alla frequenza di commutazione, per rientrare nei parametri richiesti dalle normative;
- 4 deve aver uno smorzamento adeguato alla potenza di uscita per limitare i fenomeni di instabilità.

Altro argomento molto importante di questa tesi è stato il confronto tra un convertitore a matrice ed un convertitore back-to-back. Il confronto si è basato sull'impiego per entrambi i convertitori degli stessi componenti statici (IGBT e diodi).

Dal confronto è risultato che il convertitore a matrice riesce ad erogare più potenza e corrente per singolo IGBT, quando la frequenza di uscita è bassa (classica applicazione per lo spunto dei motori con grossi carichi inerziali). Questo aspetto è molto importante, perché significa che a parità di silicio utilizzato per la costruzione dei due convertitori, il convertitore a matrice può essere impiegato per una taglia di potenza superiore.

Infine, si è costruito un prototipo di convertitore a matrice. Per la costruzioni del prototipo si sono progettate due schede elettroniche, una per la potenza e una per il controllo. I moduli di potenza utilizzati sono prototipi realizzati opportunamente dalla International Rectifier (1200V e 50 A a 25°C). In ogni modulo sono presenti sei IGBT e sei diodi. Per il controllo sono state utilizzate due evaluation board, una per un DSP a virgola fissa di nuova generazione della Texas Instrument (TMS320F2812) e una per una FPGA di Altera (EP1C20).

Questi due dispositivi sono stati programmati per l'implementazione della tecnica di controllo del convertitore a matrice e della strategia di commutazione a quattro passi basata sulla lettura del segno delle correnti di uscita.

In definitiva si può affermare che il convertitore a matrice nel prossimo futuro potrà diventare una realtà industriale, soprattutto per quelle applicazioni nelle quali non sono ben visti i condensatori elettrolitici per i loro limiti termici e per quelle applicazioni in cui è importante ridurre il volume del convertitore. Molte aziende di semiconduttori stanno proponendo sul mercato moduli adatti al convertitore a matrice. E' possibile già oggi acquistare moduli di potenza non più prototipali ma prodotti di serie da compagnie quali la Dynex e la Eupec.

INDICE

Capitolo 8 CAPITOLO 1

INTRODUZIONE

1.1 Conversione statica ac/ac in frequenza e tensione	pag.1
2.2 Convertitori indiretti ac-dc-ac	pag.1
3.3 Convertitori diretti ac/ac: il convertitore a matrice	pag.3
Bibliografia	pag.5

Capitolo 9 CAPITOLO 2

CARRATTERISTICHE DEL CONVERTITORE A MATRICE

pag.7
pag.8
pag.9
pag.9
pag.10
pag.11
pag.11
pag.12
pag.14
pag.17

Capitolo 10 CAPITOLO 3

TECNICHE DI CONTROLLO DEL CONVERTITORE A MATRICE

3.1 Introduzione	pag.19
3.2 Tecnica dei vettori di spazio	pag.21
3.2.1 Generalità	pag.21
3.2.2 Modulazione SVM per inverter a tensione impressa	pag.22
3.3 Modulazione SVM per convertitore a matrice	pag.25
3.3.1 Analisi delle configurazioni	pag.25
3.3.2 Applicazione della tecnica SVM per convertitore a matri	ice
	pag.28
3.3.3 Gestione delle configurazioni nulle	pag.33
3.3.4 Confronto sperimentale tra le diverse tecniche SVM.	
Risultati sperimentali	pag.35
3.3.4.1 Prove a parità di tempo di ciclo	pag.37
3.3.4.2 A pari numero di commutazioni per unità di tempo	pag.41
3.4 Conclusioni	pag.45

Capitolo 11 CAPITOLO 4

L'INTERUTTORE BIDIREZIONALE E TECNICHE DI COMMUTAZIONE

4.1 Implementazione dell'interruttore bidirezionale	pag.49
4.2 Tecniche di commutazione per interruttori bidirezionali con	
componenti in antiparallelo	pag.51
4.3 Commutazione a quattro passi basata sulla lettura del segno della	a
corrente di uscita	pag.52
4.4 Commutazione a due passi basata sulla lettura del segno della	
corrente di uscita	pag.56
4.5 Commutazione a quattro passi basata sulla lettura del segno	
della tensione in ingresso	pag.57
4.6 Commutazione a due passi basata sulla lettura del segno della	~0
tensione in ingresso	pag.59
4.7 Commutazione a tre passi basata sulla lettura del segno della	C 0
corrente di uscita e della tensione in ingresso	pag.60
4.8 Confronto con simulazioni numeriche tra la tecnica denominata	
tre passi e la tecnica a quattro passi basata sul segno della corrent	ie
di uscita	pag.63
4.9 Conclusioni	pag. / 0
Bioliografia	pag.//

Capitolo 12 CAPITOLO 5

STUDIO DELLA STABILITA' DEL CONVERTITORE A MATRICE

5.1 Analisi dei diversi tipi di filtro di ingresso	pag.79
5.2 Modello matematico per lo studio semplificato della stabilità	
del convertitore a matrice	pag.83
5.2.1 Condizioni di regime	pag.85
5.2.2 Analisi della stabilità	pag.86
5.3 Confronto tra risultati numerici e sperimentali	pag.88

5.3.1 Misura della tensione di ingresso ai capi del condensatore	
di filtro	pag.89
5.3.1.1 Misura della tensione di ingresso ai capi del condensat	tore
di filtro, senza induttanza di filtro	pag.94
5.3.2 Misura della tensione di ingresso a monte del filtro	pag.97
5.3.3 Misura della tensione di ingresso ai capi del condensator	re
di filtro, con l'introduzione del filtro digitale	pag.100
5.4 Confronto tra le diverse prove eseguite	pag.104
5.5 Analisi dei fenomeni di instabilità	pag.106
5.6 Conclusioni	pag.108
Bibliografia	pag.110

Capitolo 13 CAPITOLO 6

CONFRONTO TRA IL CONVERTITORE A MATRICE	ED IL
CONVERTITORE BACK-TO-BACK, BASATO SULLO	STRESS
TERMICO DEGLI IGBT	
6.1 Introduzione	pag.111
6.2 Schema del convertitore a matrice	pag.112
6.3 Schema del back-to-back	pag.113
6.4 Tipo di confronto	pag.113
6.5 Modello termico degli IGBT	pag.117
6.6 Risultati numerici	pag.118
6.7 Conclusioni	pag.127
6.8 Appendice	pag.127
Bibliografia	pag.130
Capitolo 14 CAPITOLO 7

COSTRUZIONE DI UN PROTOTIPO DI CONVERTITORE A MATRICE

7.1 Hardware di potenza	pag.131
7.2 Hardware di controllo	pag.134
7.3 Metodo di controllo	pag.136
7.4 Risultati sperimentali	pag.137
7.4.1 Effetti della non linearità dei modulatori causati	dal tempo
di commutazione	pag.147

Capitolo 15 CONCLUSIONI

pag.151